



Sahand University
of Technology

DOR:

[20.1001.1.23223146.1401.9.2.1.9](https://doi.org/10.1001.1.23223146.1401.9.2.1.9)

**Journal of Nonlinear
Systems in Electrical
Engineering**

Vol. 11, No. 1

Spring and Summer 2024

ISSN: 2322 – 3146

<http://jnsee.sut.ac.ir>

Output Voltage Indirect Control of DC-DC Boost Converter in the Continuous Conduction Mode using Robust Passivity-based Controller and Cascaded Closed-Loop PI Controller

Mohammad Hadi Molaei Ardakani, Amirhossein Rajaei *

Department of Electrical Engineering, Shiraz University of Technology, Shiraz, Iran

* Corresponding author email: a.rajaei@sutech.ac.ir

Abstract

This paper presents a robust hybrid controller based on passivity-based control (PBC) for output voltage regulation of a DC-DC boost converter operating in Continuous Conduction Mode (CCM). The proposed scheme integrates PBC within a cascade structure featuring a PI voltage loop to mitigate the limitations of individual methods. Due to the non-minimum phase nature of the boost converter, voltage regulation is achieved indirectly via inductor reference current tracking. This reference current is generated by the outer PI loop, while the inner PBC loop ensures stability and fast dynamic performance in the presence of disturbances and parametric uncertainties. System dynamic equations are derived using an averaged model that accounts for parasitic elements, and the controller is designed based on passivity stability theory. To validate the proposed method, a laboratory prototype was implemented, and the controller's performance was evaluated under five distinct scenarios, including step changes in reference voltage, load variations, input voltage fluctuations, and parameter uncertainties. Simulation and experimental results demonstrate significant improvements in stability, dynamic response, and steady-state error reduction compared to a pure passivity-based controller, confirming the robustness and effectiveness of the proposed hybrid approach under various operating conditions.

Keywords

Boost Converter; Passivity-based Control; Cascade Control; Robust Stability

1. Short Introduction

DC-DC converters play a vital role in modern technologies such as electric vehicles due to their high efficiency. However, the limitations of classical controllers in handling parametric variations have led to the development of advanced control strategies such as sliding mode control. While these methods address certain challenges, they do not always guarantee the inherent stability of nonlinear systems. Consequently, Passivity-Based Control (PBC) has emerged as an efficient solution for voltage regulation owing to its design simplicity and robustness. Furthermore, numerous studies have integrated PBC with other control techniques to enhance the performance of energy storage systems.

2. Proposed Work

To address the inherent non-minimum phase characteristics and stability challenges of DC-DC boost converters, this study proposes a robust hybrid control strategy that regulates the output voltage indirectly through inductor current tracking. The system dynamics are modeled using the Euler-Lagrange method, incorporating parasitic elements such as equivalent series resistances and semiconductor voltage drops to ensure a realistic representation. The control architecture integrates a Passivity-Based Controller (PBC) within a cascaded structure featuring a Closed-Loop PI (CCLPI) voltage regulator. In this configuration, the inner PBC loop utilizes energy shaping and damping injection principles to guarantee global asymptotic stability and fast dynamic response, while the outer PI loop generates the reference current to eliminate steady-state errors caused by model inaccuracies or load variations. Theoretical analysis based on Lyapunov stability theory confirms that the system maintains Input-to-State Stability (ISS) even in the presence of bounded parameter uncertainties. To validate this approach, a laboratory prototype was built and several tests were carried out. Experimental and simulation results across five scenarios, including step changes in reference voltage, load variations, input voltage fluctuations, and parameter uncertainties, demonstrate the superiority of the proposed CCLPI-PBC over standard PBC. Specifically, the proposed method successfully rejected severe disturbances, such as a 25% drop in input voltage and significant load changes, under conditions where the standard PBC failed to maintain regulation. Furthermore, sensitivity analysis revealed that under a drastic reduction in inductance from 10mH to 1mH, the hybrid controller reduced the steady-state error from 2.55V to a negligible 0.01V, confirming its robustness and precise tracking capabilities.

3. Conclusion

This study developed a hybrid CCLPI-PBC scheme to overcome the non-minimum phase challenges of boost converters via indirect current tracking. Experimental results confirm that, unlike classical PBC, the proposed method eliminates steady-state errors under severe fluctuations and maintains stability against significant parametric uncertainties, such as a reduction in inductance. Considering implementation simplicity and high robustness, this approach offers an efficient industrial solution for voltage-sensitive applications.

کنترل غیرمستقیم ولتاژ خروجی مبدل DC-DC افزایشنده در حالت هدایت پیوسته با استفاده از کنترل کننده مقاوم مبتنی بر غیرفعال بودن و کنترل کننده PI حلقه بسته آبخاری

محمد هادی مولایی اردکانی^۱، امیر حسین رجایی^{۲*}

^۱ دانشجوی دکتری، دانشکده مهندسی برق، دانشگاه صنعتی شیراز، شیراز، ایران

^۲ دانشیار، دانشکده مهندسی برق، دانشگاه صنعتی شیراز، شیراز، ایران

* آدرس پست الکترونیکی نویسنده مسئول: a.rajaei@sutech.ac.ir



دانشگاه صنعتی شیراز

DOR:

20.1001.1.23223146.1401.9.2.2.0

نشریه علمی-فنی در مهندسی برق

دوره ۱۱ - شماره ۱

بهار و تابستان ۱۴۰۳

صفحات ۱ الی ۱۲۱

ISSN: 2322-3146

http://jnsee.sut.ac.ir

تاریخ پذیرش: ۱۴۰۴/۱۱/۱۸

تاریخ بازنگری: ۱۴۰۴/۱۰/۱۴ و ۱۴۰۴/۱۱/۱۶

تاریخ ارسال: ۱۴۰۴/۹/۱۰

چکیده

در این مقاله، یک کنترل کننده ترکیبی مقاوم مبتنی بر رویکرد انفعالی برای تنظیم ولتاژ خروجی مبدل DC-DC افزایشنده در حالت هدایت پیوسته ارائه شده است. طرح پیشنهادی، کنترل کننده مبتنی بر غیرفعال بودن (PBC) را در یک ساختار آبخاری با حلقه‌های کنترلی PI تودرتو ادغام می‌کند تا کاستی‌های هر دو روش را پوشش دهد. با توجه به ماهیت غیرمینیمم‌فاز مبدل بوست، تنظیم ولتاژ به صورت غیرمستقیم و از طریق ردیابی جریان مرجع سلف انجام می‌شود. جریان مرجع توسط حلقه بیرونی PI تولید شده و حلقه درونی PBC، پایداری و عملکرد دینامیکی را در حضور اغتشاشات و عدم قطعیت‌های پارامتری تضمین می‌کند. روابط دینامیکی سیستم مبتنی بر مدل متوسط‌گیری شده با در نظرگیری المان‌های پارازیتی استخراج و کنترل کننده بر مبنای نظریه پایداری انفعالی طراحی شده است. برای اعتبارسنجی، یک نمونه آزمایشگاهی ساخته شده و عملکرد کنترل کننده پیشنهادی در پنج سناریوی مختلف شامل تغییرات پله‌ای ولتاژ مرجع، تغییرات بار، تغییرات ولتاژ ورودی و تغییرات پارامترهای مبدل، مورد ارزیابی قرار گرفته است. نتایج شبیه‌سازی و آزمایشگاهی، بهبود چشمگیر در پایداری، پاسخ دینامیکی سریع‌تر و کاهش خطای حالت ماندگار را در مقایسه با کنترل کننده انفعالی خالص نشان می‌دهند و بر مقاومت و کارایی روش ترکیبی پیشنهادی در شرایط عملیاتی مختلف تأکید دارند.

واژه‌های کلیدی

مبدل افزایشنده

کنترل مبتنی بر رویکرد انفعالی

کنترل آبخاری

پایداری مقاوم

۱- مقدمه

امروزه، اکثر دستگاه‌های الکترونیکی به یک منبع تغذیه قابل اعتماد نیاز دارند. برای تأمین این توان، معمولاً از مبدل‌های الکترونیک قدرت از جمله مبدل‌های DC-DC استفاده می‌شود. ساختار این مبدل‌ها را می‌توان بسته به نیازهای کاربردی، به صورت ایزوله (افزاینده و کاهنده) یا غیرایزوله (افزاینده و کاهنده) انتخاب و طراحی کرد. مبدل‌های DC-DC کاربردهای گسترده‌ای در زمینه‌های مختلف، از جمله خودروهای الکتریکی، ریز شبکه‌ها، سیستم‌های فتوولتائیک و بسیاری از فناوری‌های نوظهور دیگر پیدا کرده‌اند [۱-۴]. این مبدل‌ها به دلیل راندمان بالا و پاسخ گذرای سریع، بسیار مورد توجه قرار گرفته‌اند [۵-۶]. در خصوص کنترل ولتاژ و جریان این مبدل‌ها روش‌های کنترلی متنوعی پیشنهاد شده‌اند. بعنوان نمونه، روش کنترل کلاسیک گزینه‌ای رایج است، اما این روش اغلب برای تضمین تنظیم ولتاژ و پایداری سیستم در برابر تغییر پارامترها کافی نیست. لذا، برای غلبه بر این محدودیت‌ها، چندین راه کار کنترل پیشرفته توسعه یافته‌اند [۷-۱۰]. روش‌های کنترلی مختلفی برای حفظ ولتاژ خروجی مبدل‌ها، به ویژه در سیستم‌هایی که با بارهای توان ثابت کار می‌کنند (مانند اینورترها) اعمال شده‌اند. به عنوان مثال، خطی‌سازی فیدبک [۱۱] و کنترل مد لغزشی (SMC) [۱۲] در چنین مواردی به کار گرفته شده‌اند. اگرچه این روش‌ها می‌توانند مسائل خاص را حل کنند، اما حفظ ویژگی‌های پایداری ذاتی سیستم غیرخطی را تضمین نمی‌کنند. در خانواده کنترل‌کننده‌های غیرخطی، کنترل کننده مبتنی بر غیرفعال بودن (PBC) گسترش زیادی یافته‌اند. این رویکرد به دلیل رویه طراحی ساده و ویژگی‌های مقاوم قوی، جذابیت ویژه‌ای دارند.

کنترل کننده مبتنی بر غیر فعال بودن بطور موثر در مبدل‌های DC-DC برای تضمین پایداری سیستم، تنظیم ولتاژ و ردیابی ولتاژ خروجی اعمال شده است [۱۳-۱۴]. علاوه بر این در [۱۵]، یک طرح کنترل مبتنی بر PBC برای اطمینان از تزریق جریان ثابت به بانک باتری و تنظیم ولتاژ باتری در سطح مرجع مشخص، پیشنهاد شده است. مرجع [۱۶] نیز یک کنترل کننده PBC تطبیقی را پیشنهاد می‌کند که نه تنها تجزیه و تحلیل پایداری کاملی از مبدل ارائه می‌دهد، بلکه تنظیم ولتاژ خروجی قابل اعتمادی را در یک مبدل افزاینده-کاهنده با بار توان ثابت نیز به دست می‌آورد.

در برخی مطالعات، کنترل کننده مبتنی بر PBC با سایر استراتژی‌های کنترلی ترکیب شده است تا عملکرد آن بهبود یابد. به عنوان مثال در [۱۷]، یک چارچوب کنترلی که PBC را با SMC ادغام می‌کند که هدف آن دستیابی به تنظیم دقیق ولتاژ خروجی و در عین حال تضمین خطای حالت پایدار صفر است. علاوه بر این، یک کنترل کننده مؤثر باید پایداری را تحت شرایط عملیاتی مختلف، از جمله تغییرات بار، تغییرات ولتاژ مرجع، نوسانات تغذیه ورودی و اختلالات سیستم حفظ کند [۱۸].

این مقاله، روش طراحی کنترل کننده PBC را ارائه می‌دهد و تجزیه و تحلیل جامعی از عملکرد آن تحت شرایط مختلف، از جمله نوسانات ولتاژ ورودی، تغییرات ولتاژ مرجع، تغییرات ولتاژ خروجی و عدم قطعیت‌های پارامتر در مبدل ارائه می‌دهد. نتایج نشان می‌دهد که اگرچه PBC ویژگی‌های امیدوار کننده‌ای ارائه می‌دهد اما محدودیت‌های خاصی نیز دارد. برای غلبه بر این معایب، یک کنترل کننده حلقه بسته آنباشی مبتنی بر کنترل PI با PBC ادغام شده، که منجر به توسعه کنترل کننده ترکیبی پیشنهادی شده است. نتایج شبیه‌سازی و آزمایشگاهی ارائه شده و ارزیابی مقایسه‌ای بین دو کنترل کننده انجام شده است. لازم بذکر است نوآوری اصلی این پژوهش، ارائه یک راهکار کنترل غیرمستقیم ولتاژ مبتنی بر استراتژی جریان محور^۱ است. برخلاف روش‌های کنترل مستقیم ولتاژ که در مبدل‌های افزاینده با چالش ناپایداری دینامیک‌های صفر^۲ ناشی از رفتار فاز غیرمینیمم مواجه هستند، روش پیشنهادی با تنظیم دقیق جریان سلف (که متغیری با فاز مینیمم است)، ولتاژ خروجی را به صورت غیرمستقیم و پایدار کنترل می‌کند.

¹ Current-Mode Control

² Zero Dynamics

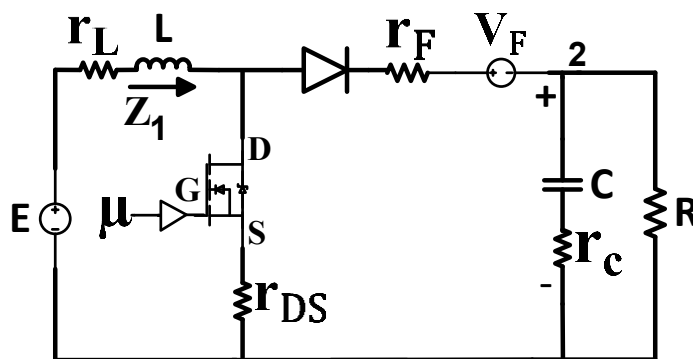
این مقاله شامل بخش های زیر است:

- بخش ۱. بخش مقدمه که مورد بررسی قرار گرفت.
- بخش ۲. مدل سازی ریاضی مبدل بوست با در نظر گرفتن المان های پارازیتی و تلفاتی که این مدل سازی بر پایه استفاده از تابع تلفات رایلی انجام گرفته است.
- بخش ۳. در این بخش طراحی کنترل کننده بر پایه روش پیشنهادی برای مبدل بوست انجام گرفته است.
- بخش ۴. تحلیل پایداری مقاوم در حضور عدم قطعیت های پارامترهای مبدل را بررسی می کند.
- بخش ۵. نتایج شبیه سازی و آزمایشگاهی روش کنترلی پیشنهادی و پیاده سازی عملی آن را ارائه می دهد.
- بخش ۶. در این بخش نتیجه گیری مقاله آورده شده و بخش ۷. شامل مراجع می باشد.

۲- مدل سازی ریاضی مبدل افزاینده بر مبنای معادلات دینامیکی لاگرانژ

شکل ۱ مبدل افزاینده متصل به یک بار الکتریکی را نشان می دهد، که در آن کلیه المان های تلفاتی و پارازیتی مربوط به هر عنصر

مدل شده اند.



شکل ۱: مبدل افزاینده با در نظر گرفتن المان های پارازیتی و تلفاتی

برای استخراج مدل دینامیکی مبدل در ابتدا بایستی رویکرد مدل سازی معادلات دینامیکی لاگرانژ را ارائه دهیم، که ویژگی های فیزیکی مرتبط با مبدل افزاینده را تعیین می کند [۱۹]. بنابراین خواهیم داشت:

$$\frac{d}{dt} \left(\frac{\partial f}{\partial \dot{q}} \right) - \frac{\partial f}{\partial q} + \frac{\partial D}{\partial \dot{q}} = F \quad (1)$$

\dot{q} بردار جریان، q بردار بار الکتریکی، تابع اسکالر f لاگرانژین سیستم و تابع $D(\dot{q})$ تابع تلفات رایلی است. تابع اسکالر f از تفاضل بین کوانرژی مغناطیسی مدار $\mathcal{T}(\dot{q}, q)$ و انرژی میدان الکتریکی $\mathcal{V}(q)$ بدست می آید. بردار $F_q = (F_{q1}, \dots, F_{qn})$ مجموعه ای از توابع تعمیم یافته مربوط به منابع است. لذا خواهیم داشت:

$$f(\dot{q}, q) = \mathcal{T}(\dot{q}, q) - \mathcal{V}(q) \quad (2)$$

$$\frac{d}{dt} \left(\frac{\partial \mathcal{T}}{\partial \dot{q}} \right) - \frac{\partial \mathcal{T}}{\partial q} + \frac{\partial \mathcal{V}}{\partial q} = - \frac{\partial D}{\partial \dot{q}} + F_q \quad (3)$$

برای استخراج معادلات غیر خطی مبدل افزاینده که در شکل ۱ نشان داده شده است نخست تابع انرژی، کوانرژی و تابع رایلی محاسبه می شود. این معادلات در رابطه (۴) آمده است.

$$\begin{aligned}
 T_{\mu}(\dot{q}_L) &= \frac{1}{2} \cdot L \cdot (\dot{q}_L)^2 \\
 V_{\mu}(q_c) &= \frac{1}{2c} \cdot q_c^2 \\
 D_{\mu}(\dot{q}_L, \dot{q}_c) &= \frac{1}{2} \cdot r_L \cdot (\dot{q}_L)^2 + \frac{1}{2} \cdot r_c \cdot (\dot{q}_c)^2 + \frac{1}{2} [\mu \cdot r_{DS} + (1 - \mu) \cdot R_F] \cdot (\dot{q}_L)^2 \quad (۴) \\
 &+ \frac{1}{2} \cdot R \cdot [(1 - \mu) \cdot \dot{q}_L - \dot{q}_c]^2 F_{qL}^{\mu} = E - (1 - \mu) \cdot V_F \\
 F_{q_c}^{\mu} &= 0
 \end{aligned}$$

رابطه (۴) نشان می‌دهد در فرآیند کلید زنی تنها تابع رایلی تغییر کرده و ساختار تلفات سیستم تنها توسط μ ($\mu \in [0,1]$) تأثیر می‌پذیرد. بنابراین با ترکیب روابط (۲) تا (۴) معادلات غیر خطی مبدل افزاینده بدست می‌آید.

$$\begin{aligned}
 L\ddot{q}_L &= -R(1 - \mu) \cdot [(1 - \mu) \cdot \dot{q}_L - \dot{q}_c] + E - (1 - \mu) \cdot V_F \\
 &- [r_L + \mu \cdot r_{DS} + (1 - \mu) \cdot R_F] \cdot \dot{q}_L \quad (۵) \\
 \frac{q_c}{c} &= R \cdot [(1 - \mu) \cdot \dot{q}_L - \dot{q}_c] - r_c \cdot \dot{q}_c
 \end{aligned}$$

با تغییر متغیر $Z_1 = \dot{q}_L$ و $Z_2 = \frac{q_c}{c}$ رابطه (۵) بصورت رابطه (۶) بازنویسی می‌شود.

$$\begin{aligned}
 \dot{z}_1 &= -\frac{1}{L} \cdot r \cdot Z_1 - (1 - \mu) \cdot \frac{R}{L \cdot (r_c + R)} \cdot Z_2 + \frac{E}{L} - (1 - \mu) \cdot \frac{V_F}{L} \\
 \dot{z}_2 &= (1 - \mu) \cdot \frac{R}{(R + r_c) \cdot C} \cdot Z_1 - \frac{1}{(R + r_c) \cdot C} \cdot Z_2 \quad (۶) \\
 r &= r_L + \mu \cdot r_{DS} + (1 - \mu) \cdot R_F + (1 - \mu)^2 \cdot \left(\frac{r_c R}{r_c + R} \right)
 \end{aligned}$$

شایان ذکر است که در استخراج معادلات فوق، متغیر μ به عنوان سیکل پیوسته^۱ در بازه $[0,1]$ در نظر گرفته شده است. بنابراین، مدل دینامیکی حاصل از روش اویلر-لاگرانژ (رابطه ۶)، معادل با مدل فضای حالت متوسط گیری شده^۲ مبدل بوده و رفتار میانگین سیستم را در فرکانس‌های پایین (بدون در نظر گرفتن ریپل‌های فرکانس سوئیچینگ) توصیف می‌کند (مدل اویلر-لاگرانژ همان خاصیت مدل متوسط را دارد).

Z_1 متوسط جریان ورودی (جریان سلف) و Z_2 متوسط ولتاژ خروجی (ولتاژ خازن) مبدل افزاینده می‌باشند. همچنین معادلات (۶) را می‌توان به فرم ماتریسی، مطابق با رابطه (۷) بازنویسی کرد.

$$D\dot{Z} + (1 - \mu) \cdot JZ + \mathfrak{R}Z = \varepsilon \quad (۷)$$

که:

$$\begin{aligned}
 D &= \begin{bmatrix} L & 0 \\ 0 & \frac{C(r_c + R)}{R} \end{bmatrix}, J = \begin{bmatrix} 0 & \frac{R}{R + r_c} \\ -1 & 0 \end{bmatrix}, \mathfrak{R} = \begin{bmatrix} r & 0 \\ 0 & \frac{1}{R} \end{bmatrix}, \varepsilon \\
 &= \begin{bmatrix} E - (1 - \mu)V_F \\ 0 \end{bmatrix} \quad (۸)
 \end{aligned}$$

مدل فضای حالت مبدل افزاینده با بهره‌گیری از رهیافت اویلر-لاگرانژ و با لحاظ نمودن تمامی المان‌های پارازیتی و تلفاتی استخراج گردید. این پارامترها شامل مقاومت‌های سری معادل سلف و خازن، مقاومت هدایت و افت ولتاژ مستقیم دیود و مقاومت درین-سورس ماسفت می‌باشند. با استناد به این مدل دقیق، در ادامه روند طراحی کنترل کننده پیشنهادی تشریح می‌شود.

¹ Continuous Duty Ratio

² State-Space Averaged Model

۳- طراحی کنترل کننده مبتنی بر انفعال

برای طراحی کنترل کننده PBC، متغیرهای خطا بصورت $\tilde{Z}_1 = Z_1 - Z_{1d}$ و $\tilde{Z}_2 = Z_2 - Z_{2d}$ تعریف می‌شوند، که با قرار گیری در رابطه (۷) خواهیم داشت:

$$D\dot{\tilde{Z}} + (1 - \mu).J\tilde{Z} + \mathfrak{R}\tilde{Z} = \varepsilon - (D\dot{Z}_d + (1 - \mu).JZ_d + \mathfrak{R}Z_d) \quad (9)$$

روش کنترل مبتنی بر انفعال (PBC) بر دو اصل بنیادین «شکل دهی انرژی» و «تزریق میرایی» استوار است. هدف اصلی در این روش، اصلاح انرژی سیستم حلقه بسته به گونه‌ای است که دارای یک کمینه سراسری در نقطه تعادل مطلوب (Z_d) باشد. از آنجا که مدل دینامیک خطای سیستم در رابطه (۷) استخراج شد، برای تضمین همگرایی خطاها به صفر ($\tilde{Z} \rightarrow 0$) و حذف نوسانات لازم است اتلاف انرژی مجازی (میرایی) به سیستم تزریق شود. لذا با افزودن ماتریس میرایی تزریقی \mathfrak{R}_d به طرفین رابطه (۹) دینامیک خطا، معادله ساختار کنترل کننده به صورت رابطه (۱۰) بازنویسی می‌شود. در واقع جمله $\mathfrak{R}_d \tilde{Z}$ همان اصطکاک مجازی است که اضافه شده تا خطاها را میرا سازد.

$$\psi = \varepsilon - (D\dot{Z}_d + (1 - \mu).JZ_d + \mathfrak{R}Z_d - \mathfrak{R}_d \tilde{Z}) \quad (10)$$

$$\mathfrak{R}_d = \begin{bmatrix} r_{d1} & 0 \\ 0 & r_{d2} \end{bmatrix}, \quad r_{d1} > 0 \ \& \ r_{d2} > 0 \quad (11)$$

ماتریس \mathfrak{R}_d به نام ماتریس تزریق میرایی^۱ شناخته می‌شود. این ماتریس دارای ویژگی‌های زیر است:
۱. یک ماتریس قطری و متقارن است.

۲. باید معین مثبت^۲ باشد. یعنی تمام درایه‌های روی قطر اصلی آن باید مثبت باشند ($\mathfrak{R}_d > 0$).

۳. این ماتریس وجود خارجی (سخت‌افزاری) ندارد، بلکه مقاومت‌های مجازی هستند که در کد میکروکنترلر اضافه می‌شود. این مقاومت‌های مجازی، انرژی خطای سیستم (\tilde{Z}) را تلف می‌کنند تا خطا سریعاً به صفر میل کند. همچنین برای پایداری ψ از تابع لیاپانوف استفاده می‌شود. تابع لیاپانوف به صورت زیر در نظر گرفته شده است.

$$H_d = \frac{1}{2} \tilde{Z}^T D \tilde{Z} > 0; \quad \forall \tilde{Z} \neq 0 \quad (12)$$

مشتق زمانی H_d بصورت زیر تعریف می‌شود:

$$\dot{H}_d = \frac{1}{2} \dot{\tilde{Z}}^T D \tilde{Z} + \frac{1}{2} \tilde{Z}^T D \dot{\tilde{Z}} = - \left((r + r_{d1}) \tilde{z}_1^2 + \left(\frac{1}{R} + r_{d2} \right) \tilde{z}_2^2 \right) < 0; \quad \forall \tilde{Z} \neq 0 \quad (13)$$

$$\lim_{t \rightarrow \infty} H_d = 0 \Rightarrow \lim_{t \rightarrow \infty} \tilde{Z} = 0$$

در این حالت، علاوه بر تزریق میرایی به جریان سلف (r_{d1})، به ولتاژ خازن نیز میرایی مجازی (r_{d2}) تزریق شده است. این عمل باعث می‌شود سرعت همگرایی خطا به صفر در هر دو متغیر حالت (جریان و ولتاژ) افزایش یابد و پایداری سیستم قوی‌تر شود. بعبارت دیگر مشتق انرژی منفی بوده ($\dot{H}_d < 0$) یعنی انرژی خطا دائماً در حال کاهش است و لذا خطا بسمت صفر میل می‌نماید.

لازم بذکر است در مبدل‌های افزاینده، معمولاً تزریق میرایی روی خازن (r_{d2}) چالش‌برانگیز است. لذا برای طراحی کنترل کننده PBC برای مبدل افزاینده، معمولاً $r_{d2} = 0$ در نظر گرفته شود تا استخراج قانون کنترلی و پیاده‌سازی ساده‌تر و از پیچیدگی معادلات جبری جلوگیری شود. حال اگر $r_{d2} > 0$ در نظر بگیرید، مشتق لیاپانوف صحیح است و پایداری اثبات می‌شود، اما ممکن است معادله نهایی که برای محاسبه سیکل وظیفه (μ) بدست می‌آید بسیار پیچیده شود یا نیاز به حل معادلات جبری دشوار داشته

¹ Damping Injection Matrix

² Positive Definite

باشد. بنابراین در اینجا هدف طراحی قانون کنترلی به گونه‌ای است که قید $\psi = 0$ برقرار گردد. عبارت دیگر وقتی $\psi = 0$ است، تنها نیروی فعال در سیستم، نیروی اصطکاک مجازی (\mathfrak{R}_d) است. این اصطکاک دائماً انرژی خطای سیستم را جذب و تلف می‌کند. چون هیچ نیروی دیگری (اغتشاش) وجود ندارد که انرژی تزریق کند، انرژی خطا نهایتاً تمام و سیستم دقیقاً در نقطه تعادل یعنی خطای صفر می‌ایستد.

$$D \dot{Z}_d + (1 - \mu) \cdot J Z_d + \mathfrak{R} Z_d - \mathfrak{R}_d \tilde{Z} = \varepsilon \quad (14)$$

که:

$$\begin{aligned} & \begin{bmatrix} L & 0 \\ 0 & \frac{C(r_c + R)}{R} \end{bmatrix} \begin{bmatrix} \dot{z}_1 d \\ \dot{z}_2 d \end{bmatrix} + (1 - \mu) \begin{bmatrix} 0 & \frac{R}{R + r_c} \\ -1 & 0 \end{bmatrix} \begin{bmatrix} Z_1 d \\ Z_2 d \end{bmatrix} \\ & + \begin{bmatrix} r & 0 \\ 0 & \frac{1}{R} \end{bmatrix} \begin{bmatrix} Z_1 d \\ Z_2 d \end{bmatrix} - \begin{bmatrix} r_{d1} & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} Z_1 - Z_1 d \\ Z_2 - Z_2 d \end{bmatrix} \\ & = \begin{bmatrix} E - (1 - \mu)V_F \\ 0 \end{bmatrix} \end{aligned} \quad (15)$$

یا می‌توان نوشت:

$$\begin{aligned} L \dot{Z}_{1d} + (1 - \mu) \frac{R}{R + r_c} Z_{2d} + r \cdot Z_{1d} - (Z_1 - Z_{1d}) r_{d1} &= E - (1 - \mu)V_F \\ \frac{C(r_c + R)}{R} \dot{Z}_{2d} - (1 - \mu) Z_{1d} + \frac{1}{R} Z_{2d} &= 0 \end{aligned} \quad (16)$$

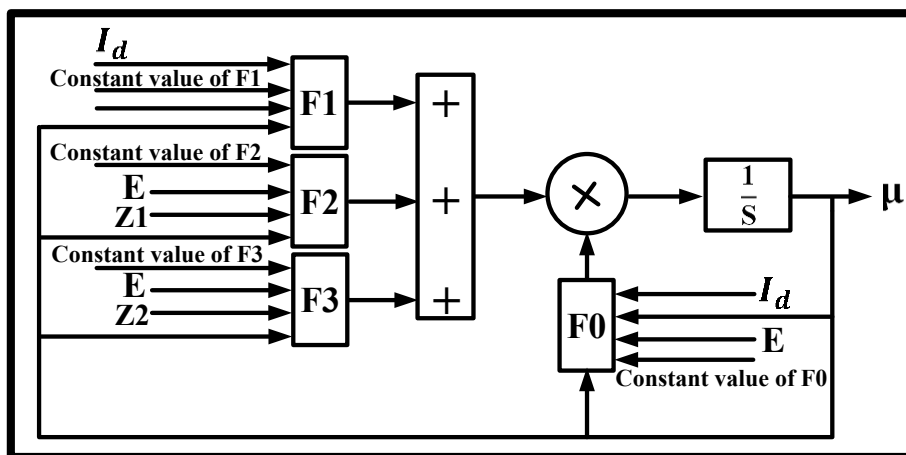
دو موضوع مهم در این مبحث وجود دارد که باید به آن پرداخت. اول آنکه اگر ولتاژ خازن به عنوان خروجی مبدل Boost در نظر گرفته شود سیستم غیر مینیمم فاز خواهد شد. دوم آنکه اگر جریان ورودی به عنوان خروجی مبدل در نظر گرفته شود سیستم مینیمم فاز خواهیم داشت. بنابراین ولتاژ خروجی این مبدل بطور غیر مستقیم با ردیابی جریان مرجع سلف کنترل می‌شود. حال اگر $Z_{1d} = I_d$ در نظر گرفته شود با این هدف که ولتاژ خروجی بتواند ولتاژ مرجع را دنبال کند به کنترل کننده مطلوب خود دست یافته‌ایم و توانسته‌ایم ولتاژ خروجی را بصورت غیرمستقیم کنترل نماییم، لذا برای رسیدن به این یک هدف قانون کنترلی برای سیگنال PWM محاسبه می‌شود. بنابراین با فرض که $Z_{1d} = I_d$ باشد در ابتدا Z_{2d} از رابطه نخست مجموعه معادلات (۱۶) را بدست می‌آوریم.

$$Z_{2d}(t) = \frac{[E - (1 - \mu)V_F] + (Z_1 - I_d)r_{d1} - r \cdot I_d}{(1 - \mu) \frac{R}{R + r_c}} \quad (17)$$

با قرار دادن رابطه (۱۷) در معادله دوم (۱۶) قانون کنترلی برای μ که برای ساخت سیگنال PWM استفاده می‌شود بدست می‌آید.

$$\mu = \frac{(1-\mu) \cdot \left(\frac{R}{R+r_c}\right)^2}{\underbrace{c[E + (Z_1 - I_d) \cdot r_{d1}]}_{F_0}} \left[\underbrace{(1-\mu)^2 \cdot I_d}_{F_1} \right] \cdot \underbrace{\frac{E + (Z_1 - I_d) \cdot r_{d1} - (1-\mu)V_F}{R \cdot \frac{R}{R+r_c}}}_{F_2} \cdot \underbrace{\frac{r_{d1}C}{L} \left[\frac{E - (1-\mu) \left[Z_2 \frac{R}{R+r_c} + V_F \right] - r \cdot I_d}{\left(\frac{R}{R+r_c}\right)^2} \right]}_{F_3} \quad (18)$$

قانون کنترلی μ بدست آمده از رابطه (۱۸) را بشکل زیر می توان ترسیم کرد.



شکل ۲: محاسبه قانون کنترلی μ

رابطه (۱۸) دینامیک تغییرات سیگنال کنترلی μ را بر حسب پارامترهای مدار و جریان I_d بیان می کند. برای پیاده سازی عملی این معادله دیفرانسیل، از ساختار کنترلی نمایش داده شده در شکل (۲) استفاده شده است. در این ساختار، عبارت های پیچیده سمت راست معادله (۱۸) به صورت بلوک های محاسباتی مجزا (F_0, F_1, F_2, F_3) مدل سازی شده اند. ورودی این بلوک ها شامل مقادیر ثابت و متغیرهای حالت سیستم بوده و خروجی آن ها پس از اعمال عملیات جبری، مشتق قانون کنترلی را می سازد. لذا، با استفاده از بلوک انتگرال گیر ($\frac{1}{s}$)، مقدار لحظه ای μ برای اعمال به سیستم استخراج می گردد.

اکنون می بایست ارتباط بین $Z_1 = I_d$ و $Z_2 = V_d = V_{ref}$ مشخص شود. با فرض ثابت بودن $\mu = U$ و همچنین با استفاده از معادله دوم رابطه (۶) خواهیم داشت:

$$\begin{cases} \dot{Z}_2 = 0 \\ Z_1 = I_d \\ Z_2 = V_d \end{cases} \Rightarrow (1-U) \cdot \frac{R}{(R+r_c) \cdot C} \cdot I_d - \frac{1}{(R+r_c) \cdot C} \cdot V_d = 0 \Rightarrow 1-U = \frac{V_d}{R \cdot I_d} \quad (19)$$

همچنین با صفر قرار دادن معادله اول رابطه (۶) داریم:

$$\dot{z}_1 = 0 \Rightarrow -\frac{r}{L} \cdot I_d - (1-U) \cdot \frac{R}{L \cdot (r_c + R)} \cdot V_d + \frac{E}{L} - (1-U) \cdot \frac{V_F}{L} = 0 \quad (20)$$

حال بجای $(1-U)$ در رابطه (۲۰)، رابطه (۱۹) را جایگذاری کرده و خواهیم داشت:

$$-\frac{r}{L} \cdot I_d - \frac{R \cdot V_d}{L \cdot (r_c + R)} \cdot \frac{V_d}{R \cdot I_d} + \frac{E}{L} - \frac{V_F}{L} \cdot \frac{V_d}{R \cdot I_d} = 0 \quad (21)$$

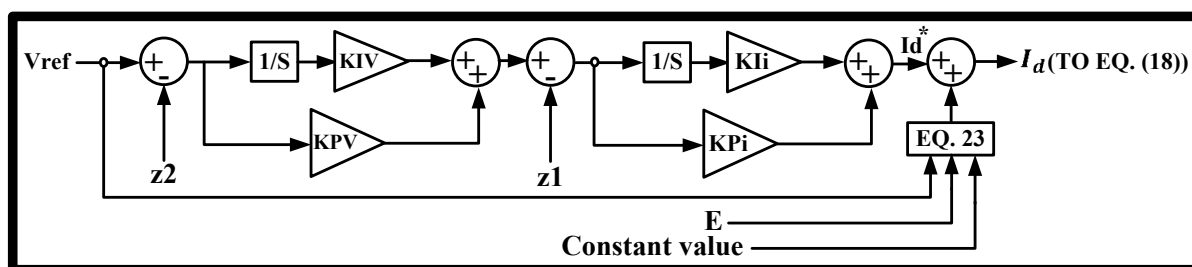
رابطه (۲۱) را می توان بصورت رابطه (۲۲) بازنویسی کرد، لذا خواهیم داشت:

$$\begin{aligned} -r \cdot I_d^2 + E \cdot I_d - K_{load} &= 0 \\ K_{load} &= \frac{V_d^2}{r_c + R} + \frac{V_F \cdot V_d}{R} \end{aligned} \quad (22)$$

K_{load} نمایانگر توان مصرفی بار و تلفات دیود است. معادله (۲۲) یک معادله درجه دوم بر حسب I_d است، که می بایست آنرا حل و رابطه I_d بر حسب V_d را محاسبه نمود. همچنین پاسخ صحیح ریشه ای است که دارای علامت منفی پشت رادیکال است تعیین نمود.

$$I_d = \frac{E - \sqrt{E^2 - 4rK_{load}}}{2r} \quad (23)$$

بنابراین با توجه به رابطه (۲۳)، I_d بر حسب V_d ، ولتاژ ورودی و سایر پارامترها محاسبه گردیده تا مشکل حلقه جبری مرتفع شود. کنترل کننده PBC علیرغم مزایایی که دارد، با محدودیت هایی روبروست. به منظور غلبه بر این کاستی ها و بهبود عملکرد مبدل افزایشده در شرایط کاری مختلف، از یک ساختار کنترلی آبخاری مبتنی بر PI استفاده شده است که شامل دو حلقه کنترلی جریان داخلی و ولتاژ خارجی می باشد. شکل ۳ شماتیک کنترل کننده پیشنهادی را نشان می دهد که حاصل ترکیب دو استراتژی کنترلی مذکور است. همان طور که در بلوک دیاگرام مشاهده می شود، این ساختار با بهره گیری از روابط ریاضی و بدون نیاز به حسگرهای اضافی، خطای جریان I_d را جبران می کند. در واقع، این روش با کمترین پیچیدگی محاسباتی، تلفیقی هوشمندانه از کنترل کننده های PI آبخاری و PBC را ارائه می دهد که منجر به بهبود چشمگیر پاسخ دینامیکی سیستم می گردد.



شکل ۳: کنترل کننده آبخاری مبتنی بر PI

لازم به ذکر است که تحلیل پایداری ارائه شده در این بخش، پایداری مجانبی حلقه داخلی سیستم (کنترل کننده PBC) را با فرض ثابت بودن سیگنال مرجع تضمین می کند. پایداری ساختار کلی آبخاری بر اساس اصل جداسازی زمانی^۱ استوار است. در این طراحی، پهنای باند حلقه خارجی ولتاژ (PI) به مراتب کمتر از حلقه داخلی جریان انتخاب شده است. در نتیجه، دینامیک های ولتاژ نسبت به جریان بسیار کندتر عمل کرده و سیگنال مرجع جریان (I_d^*) از دیدگاه حلقه داخلی به صورت شبه ایستا^۲ دیده می شود که فرض های اثبات فوق را معتبر می سازد. نوآوری این مقاله، روش کنترلی مبتنی بر روش جریان محور می باشد.

۴- تحلیل پایداری مقاوم در حضور عدم قطعیت های پارامترها

با فرض اینکه مقادیر واقعی پارامترها (R, C) نسبت به مقادیر نامی استفاده شده در طراحی کنترل کننده (R_n, C_n) دارای انحراف باشند، این انحرافات به صورت کراندار تعریف می شوند:

$$\begin{aligned} C &= C_n + \Delta C & |\Delta C| &\leq \delta_C \\ \frac{1}{R} &= \frac{1}{R_n} + \Delta g & |\Delta g| &\leq \delta_G \end{aligned} \quad (24)$$

ΔC و Δg نشان دهنده خطای پارامتری و δ_C و δ_G کران های عدم قطعیت (مثلاً متناظر با ۲۰٪ تغییرات) هستند. معادلات دینامیکی خطای سیستم با در نظر گرفتن این عدم قطعیت ها به صورت زیر بازنویسی می شوند:

$$D_{act}\dot{Z} + [(1 - \mu) \cdot J + \mathfrak{R}_{act}]Z = \varepsilon \quad (25)$$

که:

$$\begin{aligned} D_{act} &= D_n + \Delta D \\ \mathfrak{R}_{act} &= \mathfrak{R}_n + \Delta \mathfrak{R} \end{aligned} \quad (26)$$

با جایگذاری رابطه (۲۶) در (۲۵) داریم:

$$(D_n + \Delta D)\dot{Z} + [(1 - \mu)J + (\mathfrak{R}_n + \Delta \mathfrak{R})]Z = \varepsilon \quad (27)$$

جملاتی را که شامل Δ (عدم قطعیت) هستند به سمت راست تساوی منتقل می کنیم تا سمت چپ فقط شامل مدل نامی باشند.

$$\begin{aligned} D_n\dot{Z} + [(1 - \mu)J + \mathfrak{R}_n]Z &= \varepsilon + \psi_{TOTAL} \\ \psi_{TOTAL} &= -(\Delta DZ + \Delta \mathfrak{R}Z) \end{aligned} \quad (28)$$

هدف کنترل کننده PBC، شکل دهی به انرژی سیستم است به طوری که در حالت حلقه بسته، سیستم با یک ماتریس میرایی مطلوب (\mathfrak{R}_d) و در نقطه تعادل مطلوب (Z_d) کار کند. اگر سیستم بدون اغتشاش ($\psi = 0$) باشد، برای خطای $\tilde{Z} = Z - Z_d$ معادله زیر برقرار میگردد (تزیق میرایی \mathfrak{R}_d).

$$D_n\dot{\tilde{Z}} + [(1 - \mu)J + \mathfrak{R}_d]\tilde{Z} = 0 \quad (29)$$

در رابطه (۲۸) یک جمله مزاحم ψ_{TOTAL} در سمت راست وجود دارد. وقتی تفاضل وضعیت موجود (رابطه ۲۸) و وضعیت مطلوب محاسبه می شود، جمله اغتشاش ψ_{TOTAL} در معادله باقی می ماند. لذا معادله نهایی دینامیک خطا به صورت زیر در می آید:

$$D_n\dot{\tilde{Z}} + [(1 - \mu)J + \mathfrak{R}_d]\tilde{Z} = \psi_{TOTAL} \quad (30)$$

ψ_{TOTAL} بردار اغتشاش کلی است که از دو مولفه تشکیل شده است:

¹ Time-scale Separation

² Quasi-static

$$\psi_{TOTAL} = \psi_{LOAD} + \psi_{CAPACITOR} \quad (31)$$

I. اغتشاش ناشی از تغییر بار (ψ_{LOAD}): که مستقیماً به ولتاژ خروجی وابسته است:

$$\psi_{LOAD} = [0, -\Delta g \cdot Z_2]^T \quad (32)$$

II. اغتشاش ناشی از تغییر خازن ($\psi_{CAPACITOR}$): این جمله ناشی از تفاوت نرخ تغییرات ولتاژ در مدل واقعی و نامی است. با

تقریب خطی، می توان آن را به صورت یک اغتشاش وابسته به جریان خازن مدل کرد:

$$\psi_{CAPACITOR} \approx [0, -\frac{\Delta C}{C_n} \cdot i_C]^T \quad (33)$$

برای تحلیل پایداری، از تابع لیاپانوف مثبتی بر انرژی نامی استفاده می کنیم:

$$H_d = \frac{1}{2} \tilde{Z}^T D_n \tilde{Z} > 0; \forall \tilde{Z} \neq 0 \quad (34)$$

مشتق زمانی این تابع برابر است با:

$$\dot{H}_d = \frac{1}{2} \dot{\tilde{Z}}^T D_n \tilde{Z} + \frac{1}{2} \tilde{Z}^T D_n \dot{\tilde{Z}} \quad (35)$$

چون D_n ماتریس قطری و متقارن است (شامل L و C)، دو جمله با هم برابرند و داریم:

$$\dot{H}_d = \tilde{Z}^T (D_n \dot{\tilde{Z}}) \quad (36)$$

از رابطه نهایی دینامیک خطا یعنی رابطه (30) داریم:

$$D_n \dot{\tilde{Z}} = -[(1 - \mu)J + \mathfrak{R}_d] \tilde{Z} + \psi_{TOTAL} \quad (37)$$

با جایگذاری رابطه (37) در رابطه (36) خواهیم داشت:

$$\dot{H}_d = -\tilde{Z}^T (1 - \mu)J \tilde{Z} - \tilde{Z}^T \mathfrak{R}_d \tilde{Z} + \tilde{Z}^T \psi_{TOTAL} \quad (38)$$

J ماتریس پاد متقارن بوده لذا داریم:

$$\dot{H}_d = -\tilde{Z}^T \mathfrak{R}_d \tilde{Z} + \tilde{Z}^T \psi_{TOTAL} \quad (39)$$

باتوجه به اینکه که \mathfrak{R}_d یک ماتریس است و محاسبات با ماتریس در نامساوی ها کاری دشوار است، لذا می بایست این عبارت

ماتریسی را به یک عبارت ساده تر تبدیل کنیم که فقط شامل اندازه خطا ($\|Z\|^2$) باشد. لذا از نامساوی معروف زیر استفاده می کنیم.

$$\lambda_{min}(\mathfrak{R}_d) \|Z\|^2 \leq \tilde{Z}^T \mathfrak{R}_d \tilde{Z} \leq \lambda_{max}(\mathfrak{R}_d) \|Z\|^2 \quad (40)$$

با ضرب در منفی، جهت نامساوی عوض خواهد شد لذا داریم:

$$-\lambda_{min}(\mathfrak{R}_d) \|Z\|^2 \geq -\tilde{Z}^T \mathfrak{R}_d \tilde{Z} \quad (41)$$

برای تخمین بدبینانه داریم:

$$\lambda_{min}(\mathfrak{R}_d) \|Z\|^2 \approx \tilde{Z}^T \mathfrak{R}_d \tilde{Z} \quad (42)$$

حال باید به محاسبه جمله $\tilde{Z}^T \psi_{TOTAL}$ پرداخت:

$$\psi_{TOTAL} = \psi_{LOAD} + \psi_{CAPACITOR} = [0, -\Delta g \cdot Z_2]^T + \left[0, -\frac{\Delta C}{C_n} \cdot i_C\right]^T \quad (43)$$

$$\tilde{Z}^T \psi_{TOTAL} = [\tilde{Z}_1 \quad \tilde{Z}_2] \psi_{TOTAL} = \tilde{Z}_2 \cdot \Delta g \cdot Z_2 + \tilde{Z}_2 \cdot \frac{\Delta C}{C_n} i_C$$

لذا به رابطه نهایی زیر خواهیم رسید:

$$\dot{H}_d = -\lambda_{min}(\mathfrak{R}_d) \|\tilde{Z}\|^2 + (\tilde{Z}_2 \cdot \Delta g \cdot Z_2 + \tilde{Z}_2 \cdot \frac{\Delta C}{C_n} i_C)$$

$$Dissipation Term = -\lambda_{min}(\mathfrak{R}_d) \|\tilde{Z}\|^2 \quad (44)$$

$$Perturbation Term = \left(\tilde{Z}_2 \cdot \Delta g \cdot Z_2 + \tilde{Z}_2 \cdot \frac{\Delta C}{C_n} i_C\right)$$

رابطه (۴۴) نرخ تغییرات زمانی تابع انرژی حلقه بسته (\dot{H}_d) را نشان می‌دهد. همان‌طور که مشاهده می‌شود، این عبارت از دو بخش تشکیل شده است. بخش اول که متناسب با مقدار ویژه ماتریس میرایی (\mathfrak{R}_d) و مجذور نرم خطا ($\|\tilde{Z}\|^2$) است، همواره معین منفی بوده و نقش اتلاف انرژی (را ایفا می‌کند. ترم دوم بیانگر اثرات نامعین عدم قطعیت‌های پارامتری (ΔC و Δg) است که ماهیت اغتشاشی دارد. شرط پایداری مقاوم بر این اساس استوار است که ترم اتلافی بر ترم اغتشاش غلبه کند. با توجه به اینکه ترم پایدارساز از مرتبه دوم خطا ($\|\tilde{Z}\|^2$) و ترم‌های اغتشاش عمدتاً از مرتبه اول خطا ($\|\tilde{Z}\|$) یا کران‌دار هستند، برای مقادیر بزرگ خطا، ترم منفی غالب خواهد شد. این ویژگی اثبات می‌کند که سیستم پیشنهادی دارای پایداری ورودی-به-حالت (ISS)¹ است؛ بدین معنا که متغیرهای حالت حتی در حضور عدم قطعیت‌ها و اگر نشده و خطای ردیابی در نهایت به یک همسایگی کوچک در اطراف مبدأ همگرا می‌شود. بنابراین برای تضمین پایداری، لازم است مشتق لیاپانوف منفی باشد ($H_d < 0$) با در نظر گرفتن کران بالای اغتشاشات به صورت شرط پایداری $\|\psi_{TOTAL}\| \leq \delta \|\tilde{Z}\|$ بصورت زیر تحلیل می‌شود:

$$\dot{H}_d \leq -\lambda_{min}(\mathfrak{R}_d) \|\tilde{Z}\|^2 + \delta \|\tilde{Z}\| \quad (45)$$

از آنجا که ترم پایدارساز از مرتبه دوم نرم خطا (Quadratic) و ترم اغتشاش از مرتبه اول (Linear) است، برای مقادیر بزرگ خطا، ترم منفی همواره غالب خواهد بود. این ویژگی اثبات می‌کند که سیستم دارای پایداری ورودی-به-حالت (ISS) است. با این حال، در نزدیکی نقطه تعادل (مبدأ)، اثر اغتشاشات خطی قابل چشم‌پوشی نیست. بنابراین، خطا دقیقاً به صفر همگرا نمی‌شود، بلکه به یک مجموعه محدود باقی‌مانده وارد می‌شود. مرز این ناحیه یا شعاع همگرایی زمانی رخ می‌دهد که نرخ اتلاف انرژی با نرخ تولید انرژی توسط اغتشاش برابر شود ($\dot{H}_d = 0$).

بنابراین، شعاع خطای ماندگار (β) به صورت ریاضی طبق رابطه (۴۶) محاسبه می‌گردد:

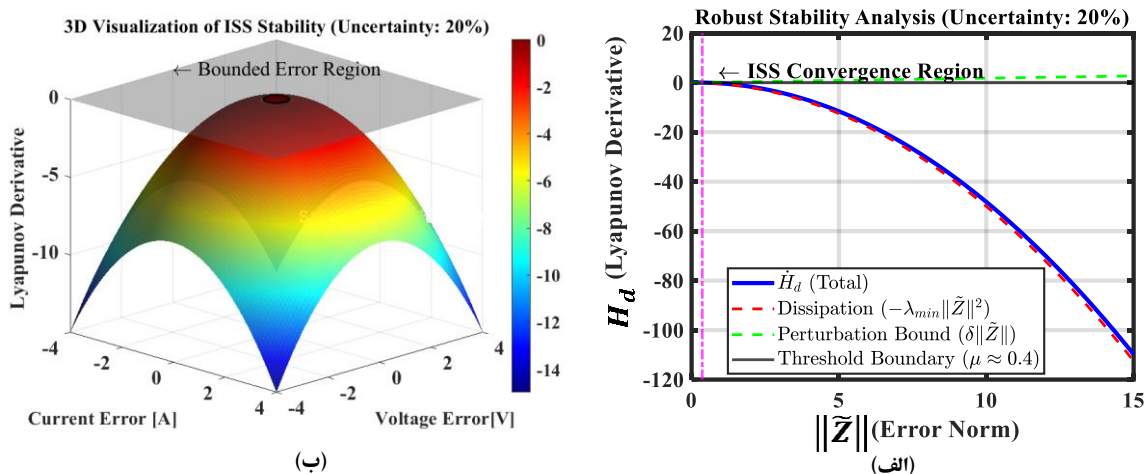
$$\lambda_{min}(\mathfrak{R}_d) \|\tilde{Z}\|^2 = \delta \|\tilde{Z}\| \Rightarrow \|\tilde{Z}\| \leq \frac{\delta}{\lambda_{min}(\mathfrak{R}_d)} = \beta \quad (46)$$

که β شعاع همگرایی یا حداکثر خطای قابل انتظار، δ کران بالای عدم قطعیت‌های سیستم (تخمین بدترین حالت اغتشاشات بار و خازن) و $\lambda_{min}(\mathfrak{R}_d)$ کمترین مقدار ویژه ماتریس میرایی (\mathfrak{R}_d) است.

رابطه (۴۶) نشان می‌دهد که خطای ردیابی سیستم کران‌دار است. همچنین نشان می‌دهد، با افزایش مقادیر ماتریس میرایی (\mathfrak{R}_d) توسط طراح، مخرج کسر بزرگتر شده و شعاع خطا (β) کوچکتر می‌شود؛ بدین معنا که سیستم با دقت بیشتری در حضور عدم قطعیت‌ها به نقطه کار مطلوب نزدیک خواهد شد.

¹ Input-to-State Stability

به منظور اعتبارسنجی تحلیل‌های تئوری ارائه شده و بررسی رفتار دقیق سیستم در حضور عدم قطعیت‌های پارامتری (۲۰ درصد انحراف در مقادیر R و C)، رفتار مشتق زمانی تابع لیاپانوف (\dot{H}_d) به صورت عددی شبیه‌سازی و در شکل ترسیم شده است. همان‌طور که در شکل ۴-الف مشاهده می‌شود، تقابل میان ترم اتلافی (منحنی قرمز رنگ با رفتار درجه دوم) و ترم اغتشاش (خط چین سبز با رفتار خطی) به وضوح به تصویر کشیده شده است. اگرچه در مقادیر بسیار کوچک خطا، ترم اغتشاش غالب است، اما به محض عبور نرم خطا از مرز آستانه ($\beta = 0.4$)، ترم اتلافی با قدرت بر اغتشاشات غلبه کرده و موجب منفی شدن مشتق کل (خط آبی ضخیم) می‌گردد. این نقطه تلاقی، دقیقاً منطبق بر شعاع همگرایی محاسبه شده در روابط تئوری است. علاوه بر این، شکل ۴-ب نمایش سه بعدی سطح انرژی سیستم را در فضای حالت خطای جریان و ولتاژ نشان می‌دهد. صفحه خاکستری نیمه‌شفاف، بیانگر مرز پایداری (\dot{H}_d) است. همان‌طور که پیداست، سطح انرژی تنها در یک ناحیه بسیار محدود حول مبدأ (قله‌ی مرکزی) از صفحه صفر فراتر رفته است (ناحیه خطای ماندگار) و در سایر نواحی فضای حالت، اکیداً زیر صفحه قرار دارد. این رفتار بصری، اثبات کننده خاصیت پایداری ورودی-به-حالت (ISS) سیستم پیشنهادی است، بدین معنا که متغیرهای حالت حتی در بدترین شرایط عدم قطعیت نیز هرگز واگرا نشده و همواره در یک همسایگی کوچک و کران‌دار باقی می‌مانند.



شکل ۴: ارزیابی عددی پایداری مقاوم سیستم در حضور عدم قطعیت ۲۰ درصدی پارامترها. الف) رفتار دوبعدی اجزای مشتق لیاپانوف؛ نقطه تلاقی ترم‌های اتلافی و اغتشاش، شعاع همگرایی β را تعیین می‌کند. ب) نمایش سه بعدی سطح \dot{H}_d نسبت به صفحه پایداری (صفحه خاکستری)؛ ناحیه برآمده مرکزی نشان‌دهنده محدوده کوچک خطای ماندگار^۱ و سایر نواحی بیانگر پایداری مجانبی سیستم هستند.

۵- نتایج شبیه‌سازی و پیاده‌سازی عملی

۵-۱. چالش‌های موجود و رویکرد کنترلی پیشنهادی

اگرچه کنترل کننده‌های مبتنی بر انفعال (PBC) به دلیل تضمین پایداری مجانبی سیستم‌های غیرخطی از محبوبیت بالایی برخوردارند، اما عملکرد آن‌ها وابستگی شدیدی به دقت مدل ریاضی و پارامترهای سیستم (نظیر اندوکتانس و ظرفیت خازنی) دارد. در کاربردهای عملی، تغییرات اجتناب‌ناپذیر پارامترها و نوسانات ولتاژ ورودی، در روش PBC کلاسیک منجر به بروز خطای حالت ماندگار قابل توجهی می‌شود.

نوآوری محوری این پژوهش، ارائه یک ساختار کنترلی ترکیبی است که با ادغام پایداری ذاتی (روش PBC) و قابلیت ردیابی دقیق روش (PI آبخاری)، بر محدودیت‌های مذکور غلبه می‌کند. رویکرد پیشنهادی دارای سه جنبه نوآورانه کلیدی است:

^۱ Bounded Error Region

- تفکیک دینامیک پایدارسازی و ردیابی: در این ساختار، وظیفه شکل دهی انرژی و تضمین پایداری سیستم بر عهده حلقه داخلی (کنترل کننده PBC) است، در حالی که وظیفه تنظیم دقیق نقطه کار و حذف خطای حالت ماندگار به عهده حلقه خارجی (کنترل کننده PI) واگذار شده است. این هم افزایی باعث می شود که سیستم حتی در صورت تغییرات شدید پارامترها مقاومت و پایداری خود را حفظ کرده و به ولتاژ مطلوب همگرا شود.
- کنترل غیرمستقیم جریان محور: به منظور غلبه بر چالش غیرمینیم فاز بودن مبدل افزاینده، متغیر کنترلی اصلی در حلقه داخلی، جریان سلف انتخاب شده است که رفتاری مینیم فاز دارد. ولتاژ خروجی به صورت غیرمستقیم از طریق تنظیم پویای مرجع جریان (I_d^*) توسط حلقه بیرونی کنترل می شود. این تکنیک منجر به پاسخ گذرای بسیار سریع تر و حذف فراجش نسبت به روش های متداول گردیده است.
- **تزریق میرایی تطبیقی:** برخلاف روش های مرسوم که از ماتریس میرایی ثابت استفاده می کنند، در روش پیشنهادی، سیگنال کنترلی به صورت تطبیقی با شرایط لحظه ای بار و ولتاژ ورودی اصلاح می شود. نتایج عملی بیانگر بهبود چشمگیر قابلیت سیستم در دفع اغتشاشات لحظه ای است.

۲-۵. پیاده سازی سخت افزاری

به منظور اعتبارسنجی عملکرد رویکرد پیشنهادی و بررسی رفتار مبدل در شرایط واقعی، یک نمونه آزمایشگاهی از مبدل افزاینده طراحی و ساخته شده است. تصویر ۴ شماتیک کلی پیاده سازی سخت افزاری و حلقه کنترلی اعمال شده را نمایش می دهد و پارامترهای نامی سیستم در جدول ۲ ارائه شده اند. جزئیات سخت افزاری سیستم به شرح زیر تفکیک شده است:

(الف) مدار قدرت: در بخش قدرت، از ماسفت IRFB4110 به عنوان سوئیچ اصلی قدرت استفاده شده است که توسط گیت درایور QP12W05S-37 راه اندازی می شود. همچنین جهت یکسوسازی خروجی، دیود شاتکی STP40H100CW مورد بهره برداری قرار گرفته است.

(ب) پردازشگر مرکزی: برای پیاده سازی الگوریتم کنترلی به صورت دیجیتال، از میکروکنترلر STM32F103C8T6 مبتنی بر هسته ARM Cortex-M3 استفاده شده است. این پردازنده با سرعت پردازش مناسب، وظیفه خواندن مقادیر آنالوگ، اجرای محاسبات ریاضی کنترل کننده غیرخطی و تولید سیگنال PWM با چرخه کاری متغیر را بر عهده دارد.

(ج) سیستم اندازه گیری و ملاحظات پیاده سازی دیجیتال: دقت و پایداری سیستم کنترل به شدت به کیفیت سیگنال های فیدبک وابسته است. بدین منظور، سیستم اندازه گیری و آماده سازی سیگنال با ملاحظات زیر طراحی شده است:

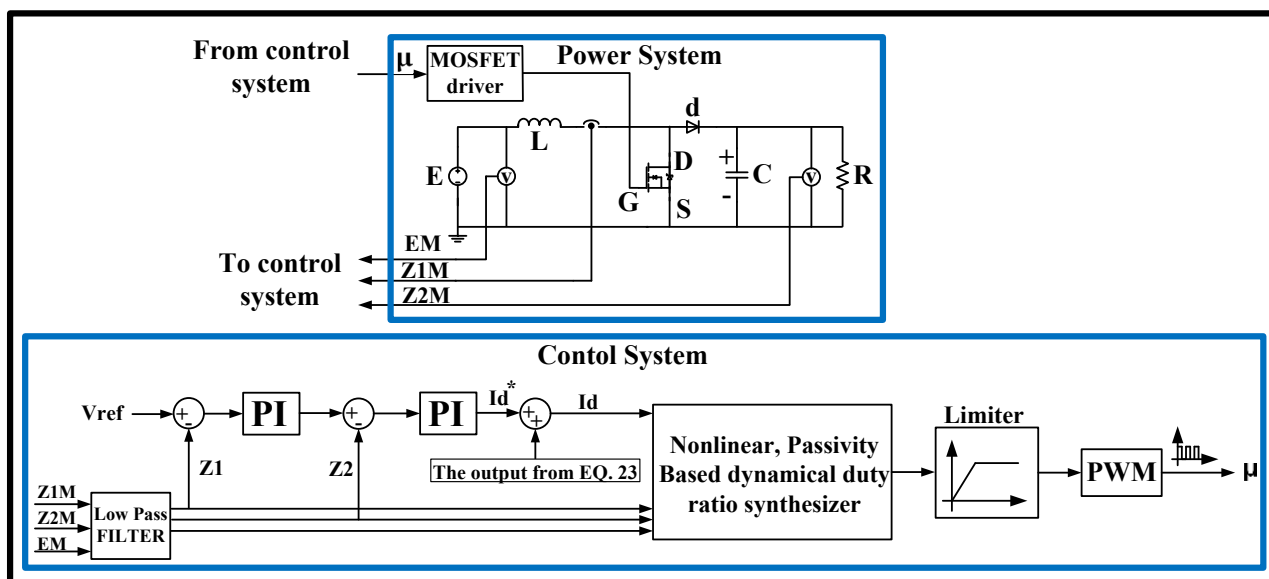
- اندازه گیری ایزوله: جهت اندازه گیری ولتاژ خروجی و حفظ ایزولاسیون الکتریکی بین مدار قدرت و بخش کنترل، از سنسور خطی اپتوکوپلر IL300 استفاده شده است. همچنین جریان سلف و جریان بار توسط سنسور اثر هال ACS712 اندازه گیری می شوند که ضمن داشتن پاسخ فرکانسی مناسب، ایزولاسیون لازم را فراهم می کند.
 - فیلترینگ سیگنال: با توجه به ماهیت سوئیچینگ مبدل و وجود نویزهای فرکانس بالا، سیگنال های خروجی سنسورها پیش از ورود به واحد مبدل آنالوگ به دیجیتال (ADC) میکروکنترلر، از یک فیلتر پایین گذر RC عبور داده می شوند تا اثرات نویز سوئیچینگ و پدیده الایزینگ^۱ کاهش یابد.
- علاوه بر فیلترهای سخت افزاری، به منظور جلوگیری از ناپایداری های ناشی از نویزهای اندازه گیری و دوشاخگی^۲ در الگوریتم کنترلی، تمهیدات نرم افزاری زیر در پردازنده دیجیتال لحاظ شده است:

¹ Aliasing

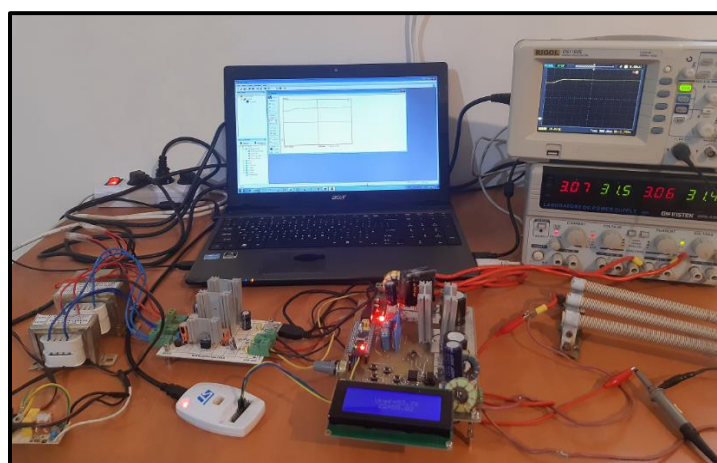
² Bifurcation

- میانگین گیری و نرمال سازی: داده های خام خوانده شده از ADC ابتدا نرمال سازی شده و سپس از یک فیلتر میانگین گیر متحرک نرم افزاری عبور می کنند تا تغییرات لحظه ای و نویزهای باقیمانده حذف گردند.
- تنظیم ضرایب: ضرایب کنترل کننده PI در حلقه بیرونی به گونه ای تنظیم شده اند که ضمن حفظ پهنای باند مطلوب، حاشیه پایداری سیستم در حضور نوسانات تضمین گردد.

به منظور ارزیابی کارایی الگوریتم پیشنهادی در محیط واقعی، ساختار کنترلی طراحی شده ابتدا در قالب بلوک دیاگرام شکل ۵ مدل سازی گردید. در این ساختار، سیگنال های فیدبک ولتاژ و جریان پس از عبور از فیلترهای پایین گذر، وارد حلقه های کنترلی PI و سپس بلوک سازنده دینامیکی نسبت وظیفه می شوند تا سیگنال PWM نهایی جهت درایو ماسفت تولید گردد. بر مبنای این طرح، نمونه آزمایشگاهی مبدل افزایشده مطابق شکل ۶ پیاده سازی شد. این بستر سخت افزاری شامل مدار قدرت، بردهای کنترلی مبتنی بر میکروکنترلر، و تجهیزات اندازه گیری دقیق است که امکان رصد بلادرنگ سیگنال ها و صحه گذاری بر نتایج تئوری را فراهم می سازد.



شکل ۵: بلوک دیاگرام کنترل کننده پیشنهادی



شکل ۶: ساخت نمونه آزمایشگاهی مبدل بوسست با کنترل کننده پیشنهادی

جدول ۱: مشخصات نامی نمونه آزمایشگاهی پیاده سازی شده

پارمترها	سمبل	مقدار	واحد
ولتاژ مرجع	V_{ref}	۵۰	Volts

$Volts$	۳۱/۵	E	ولتاژ ورودی
mH	۱۰	L	اندوکتانس
μF	۱۰۰۰	C	خازن خروجی
$m\Omega$	۲۴	r_C	خازن ESR ^۱
$m\Omega$	۱۰	r_L	ESR سلف
$m\Omega$	۳/۷	r_{DS}	مقاومت درین-سورس
$m\Omega$	۷	R_{ON}	R_{ON} دیود
$Volts$	۰/۵۷	V_F	دیود V_F
KHz	۲۰	f_{SW}	فرکانس سویچینگ

۳-۵. نتایج شبیه‌سازی و آزمایشگاهی

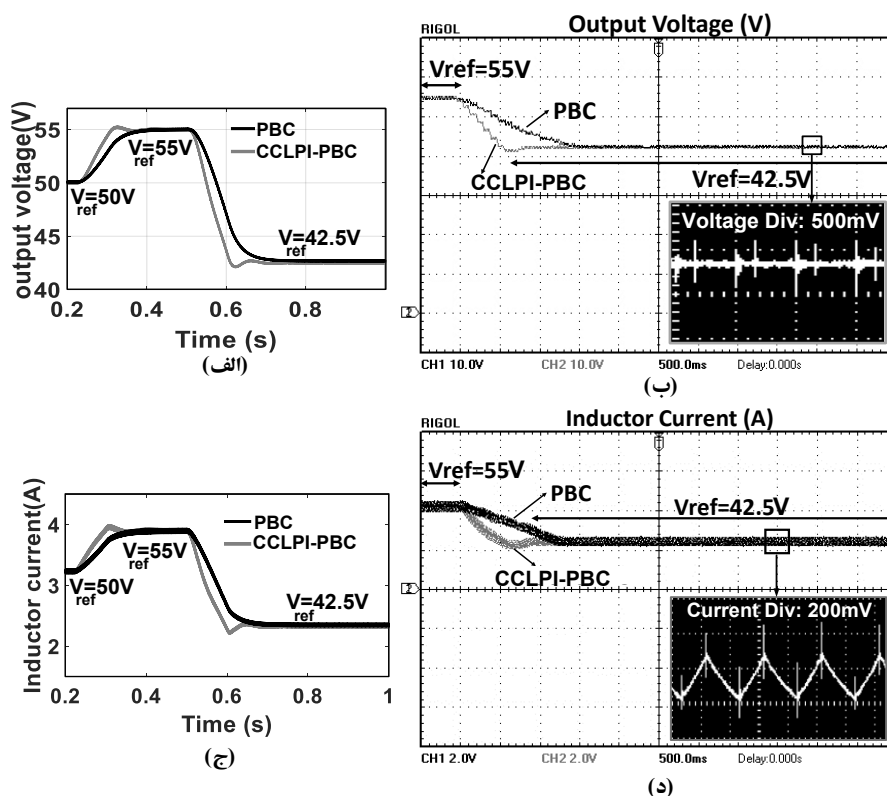
نتایج شبیه‌سازی و آزمایشگاهی مبدل افزاینده در حضور دو کنترل کننده CCLPI-PBC و PBC استخراج شده، که در ادامه مورد بحث و بررسی قرار می‌گیرد.

آزمایش ۱: در شکل ۷، نتایج شبیه‌سازی و آزمایشگاهی عملکرد مبدل افزاینده تحت فرمان دو کنترل کننده PBC و CCLPI-PBC مقایسه شده است. همان‌طور که در تصویر مشخص است، سناریوی آزمون شامل تغییر پله‌ای ولتاژ مرجع از ۵۵ ولت به ۴۲/۵ ولت می‌باشد.

با بررسی نمودارهای ولتاژ خروجی (شکل‌های الف و ب) و جریان سلف (شکل‌های ج و د)، مشاهده می‌شود که اگرچه هر دو روش کنترلی موفق به ردیابی مقدار مرجع و تثبیت ولتاژ شده‌اند، اما کنترل کننده پیشنهادی CCLPI-PBC رفتار دینامیکی برتری از خود نشان می‌دهد. این برتری به وضوح در زمان نشست^۲ کوتاه‌تر و سرعت همگرایی بالاتر نسبت به روش مرسوم PBC مشهود است که منجر به دستیابی سریع‌تر مبدل می‌گردد.

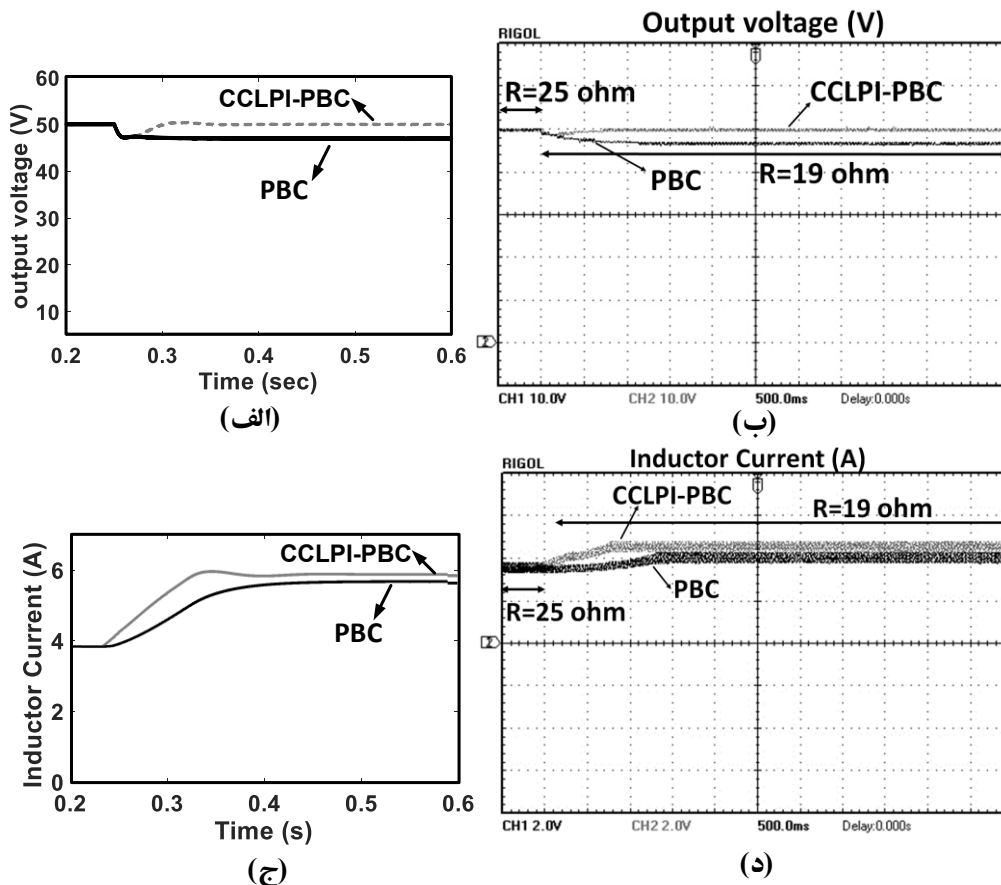
^۱ Equivalent Series Resistance

^۲ Settling Time

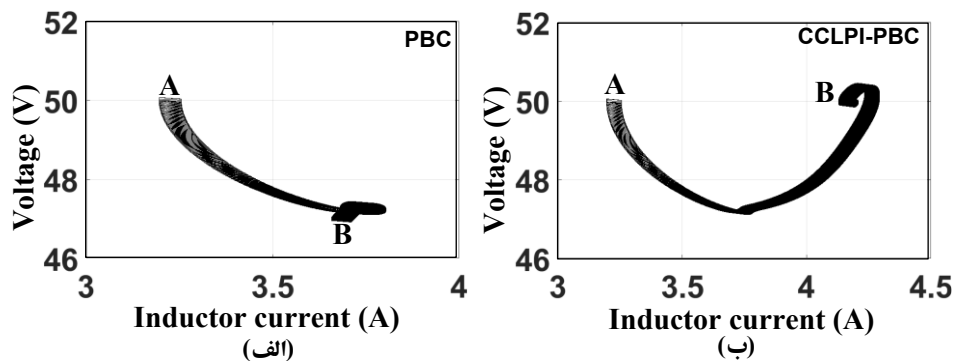


شکل ۷: نتایج آزمایشگاهی و شبیه‌سازی شکل موج‌های اصلی مبدل برای آزمایش ۱، الف) شبیه‌سازی ولتاژ خروجی، ب) نتیجه آزمایشگاهی ولتاژ خروجی، ج) نتیجه شبیه‌سازی جریان سلف، د) نتیجه آزمایشگاهی جریان سلف

آزمایش ۲: ارزیابی عملکرد در برابر تغییرات بار در این آزمایش، رفتار مبدل در مواجهه با تغییر پله‌ای بار (کاهش مقاومت خروجی از 25Ω به 19Ω) بررسی شده است. نتایج شبیه‌سازی و عملی این آزمایش در شکل‌های ۸ و ۹ نمایش داده شده‌اند. با تحلیل شکل ۸، مشاهده می‌شود که کنترل کننده CCLPI-PBC با موفقیت اغتشاش وارده را دفع کرده و ولتاژ خروجی را روی مقدار مرجع ۵۰ ولت تثبیت نموده است. این در حالی است که کنترل کننده کلاسیک PBC قادر به جبران کامل اثر بار نبوده و دچار خطای حالت ماندگار شده است (افت ولتاژ مشهود در شکل ۸-ب). همچنین شکل ۹، رفتار دینامیکی سیستم را در صفحه فاز (مسیر ولتاژ بر حسب جریان) ترسیم می‌کند. همان‌طور که در شکل ۹-الف پیداست، در روش PBC نقطه کار سیستم از نقطه آغازین A (۵۰ ولت) منحرف شده و در نقطه B (حدود ۴۷ ولت) ساکن می‌شود که نشان‌دهنده ناتوانی در تنظیم دقیق ولتاژ است. در مقابل، مسیر حالت در روش CCLPI-PBC (شکل ۹-ب) نشان می‌دهد که سیستم پس از یک گذار موقت، مجدداً به سطح ولتاژ مطلوب بازگشته و در نقطه B (همان ۵۰ ولت) همگرا شده است. این امر حاکی از مقاومت بالای روش پیشنهادی در برابر تغییرات بار است.



شکل ۸: نتایج شبیه سازی و آزمایشگاهی اجرای سناریو ۲، الف) نتیجه شبیه سازی ولتاژ خروجی، ب) نتیجه آزمایشگاهی ولتاژ خروجی، ج) نتیجه شبیه سازی جریان سلف، د) نتیجه آزمایشگاهی جریان سلف

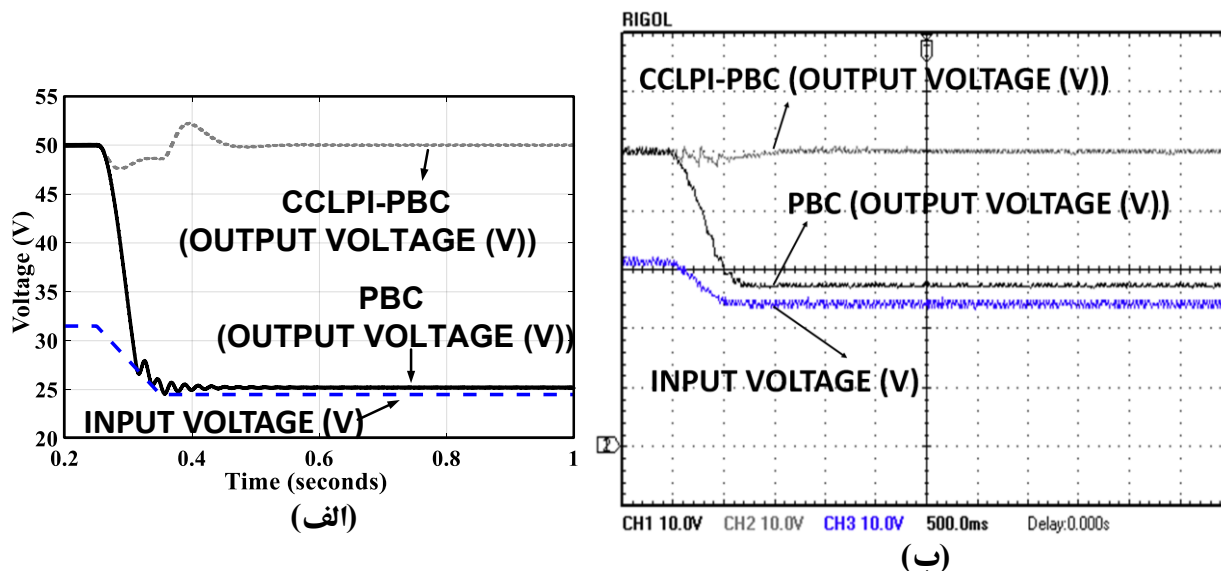


شکل ۹: جهت ولتاژ خروجی بر اساس جریان سلف ناشی از اجرای سناریو ۲: الف) کنترل کننده PBC ب) کنترل کننده CCLPI+PIC.

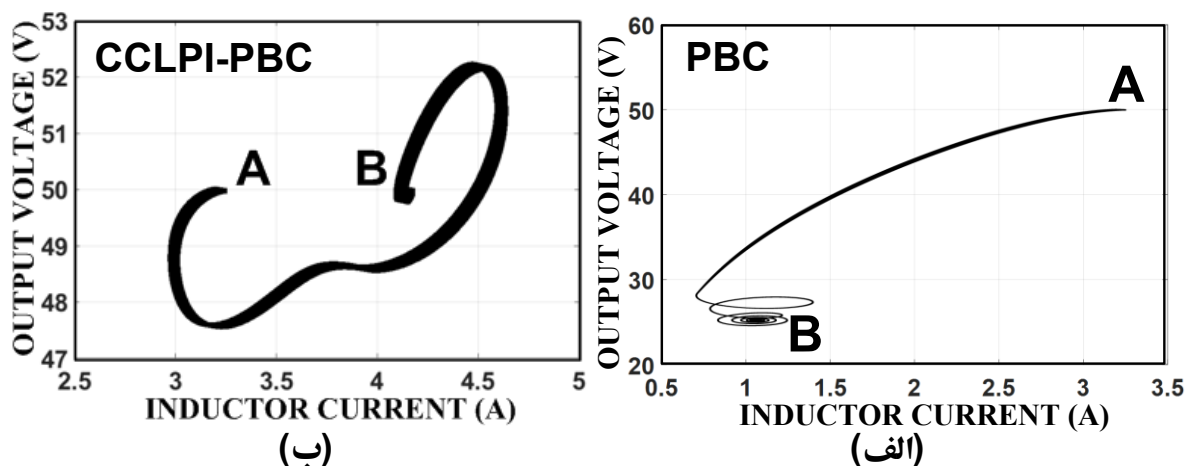
آزمایش ۳: ارزیابی مقاومت در برابر تغییرات ولتاژ ورودی (Line Regulation) در این آزمایش، قابلیت اطمینان و پایداری سیستم در مواجهه با نوسانات منبع تغذیه بررسی شده است. بدین منظور، ولتاژ ورودی از ۳۲ ولت به ۲۴ ولت کاهش داده شده است، در حالی که ولتاژ مرجع خروجی روی ۵۰ ولت ثابت است. نتایج شبیه سازی و عملی این آزمایش در شکل های ۱۰ و ۱۱ منعکس شده است.

با تحلیل شکل ۱۰، ضعف عملکرد کنترل کننده PBC مشهود است؛ به طوری که با افت ولتاژ ورودی، این کنترل کننده قادر به حفظ رگولاسیون نبوده و ولتاژ خروجی آن به شدت افت کرده است. در مقابل، کنترل کننده پیشنهادی CCLPI-PBC رفتار بسیار مطلوب تری از خود نشان داده و پس از یک گذار کوتاه، موفق به دفع کامل اغتشاش و تثبیت مجدد ولتاژ روی ۵۰ ولت شده است.

همچنین بررسی رفتار سیستم در صفحه فاز (شکل ۱۱) نشان می‌دهد که در روش PBC (شکل ۱۱-الف)، نقطه کار سیستم از نقطه مطلوب A (۵۰ ولت) خارج شده و به نقطه تعادل جدید و نامطلوب B (حدود ۲۷ ولت) جابجا شده است که بیانگر خطای فاحش سیستم است. اما در روش CCLPI-PBC (شکل ۱۱-ب)، مسیر حالت نشان می‌دهد که سیستم اگرچه ابتدا تحت تأثیر تغییر ورودی قرار گرفته، اما با یک دینامیک مطلوب مجدداً به نقطه تعادل اولیه B همگرا شده است. این نتایج به وضوح مقاومت بالای روش پیشنهادی را در برابر تغییرات شدید ولتاژ ورودی تایید می‌کند.



شکل ۱۰: مقایسه نتایج شبیه سازی و آزمایشگاهی اجرای سناریو ۳ برای ولتاژ ورودی و خروجی با بکارگیری دو کنترل کننده مورد بحث الف) شبیه سازی ب) نتایج عملی



شکل ۱۱: مسیر حرکت ولتاژ خروجی بر حسب جریان سلف در حالت تغییر ولتاژ ورودی از ۳۲V به ۲۴V

آزمایش ۴: در این آزمایش تحلیل حساسیت و بررسی مقاومت در برابر عدم قطعیت پارامترها مورد ارزیابی قرار می‌گیرد. در این بخش، عملکرد سیستم کنترلی در شرایطی که پارامترهای واقعی مدار با مقادیر نامی استفاده شده در طراحی کنترل کننده اختلاف دارند (عدم قطعیت پارامتری) ارزیابی می‌شود. بدین منظور، مقادیر ظرفیت خازنی (C) و مقاومت بار (R) به میزان $\pm 20\%$ نسبت به مقادیر نامی منحرف شده‌اند.

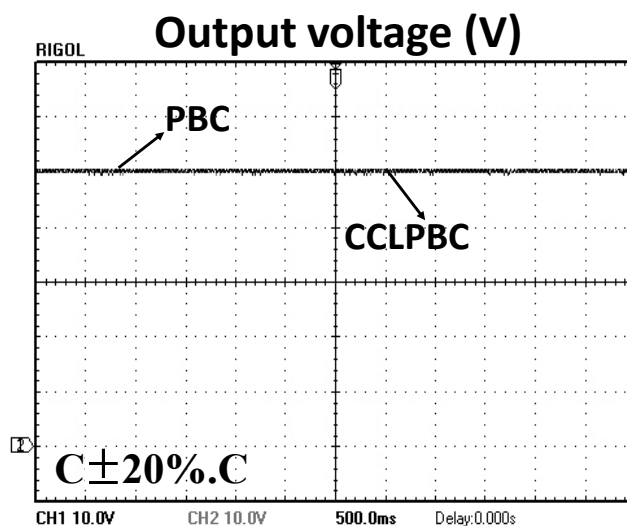
الف) تغییرات ظرفیت خازنی: با اعمال تغییر ۲۰ درصدی (کاهش و افزایش) در ظرفیت خازن خروجی نسبت به مقدار نامی ۱۰۰۰ میکروفاراد، نتایج آزمایشگاهی مطابق شکل ۱۲ حاصل شده است. همانطور که مشاهده می شود هر دو کنترلکننده در برابر نوسانات ظرفیت خازنی مقاوم بوده و ولتاژ خروجی را بدون انحراف حفظ کرده اند.

ب) تغییرات مقاومت بار: در این سناریو، مقدار نامی بار ۲۵ اهم در نظر گرفته شده است:

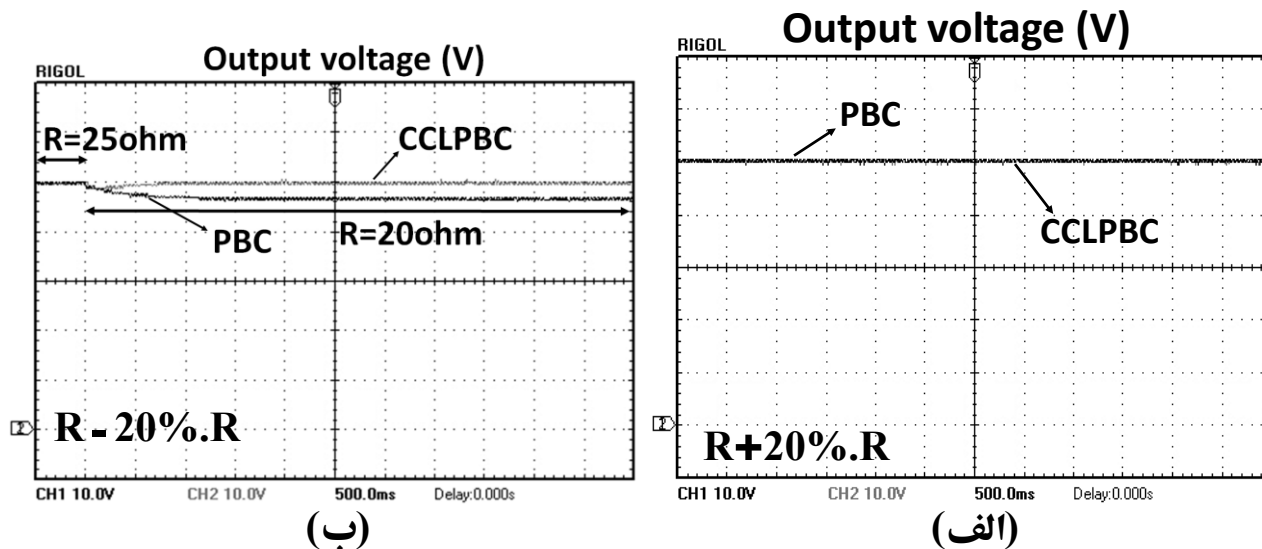
۱- افزایش مقاومت (+۲۰٪): نتایج شکل ۱۳-الف نشان می دهد که با افزایش مقاومت، هر دو روش کنترلی عملکرد قابل قبولی داشته و ولتاژ را روی مقدار مرجع نگه داشته اند.

۲- کاهش مقاومت (-۲۰٪): چالش اصلی در شکل ۱۳-ب نمایان می شود؛ جایی که با کاهش مقاومت (افزایش بار)، ولتاژ خروجی در روش PBC دچار افت شده و نتوانسته از مقدار مرجع تبعیت نماید. اما کنترلکننده پیشنهادی CCLPI-PBC با حفظ دقیق ولتاژ خروجی، برتری خود را اثبات کرده است.

این آزمایشها تایید می کنند که روش CCLPI-PBC نه تنها خاصیت تطبیقی دارد، بلکه در برابر عدم قطعیت های پارامتری (به ویژه در شرایط کاهش بار بحرانی) از مقاومت بسیار بالاتری نسبت به روش مرسوم برخوردار است.

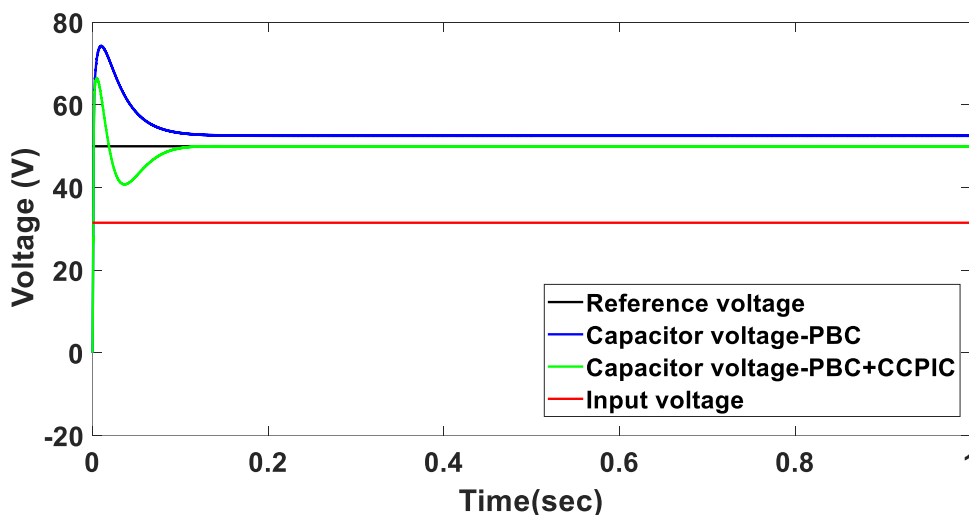


شکل ۱۲: نتایج آزمایشگاهی ولتاژ خروجی با کاهش یا افزایش ۲۰ درصدی مقدار خازن خروجی.



شکل ۱۳: نتایج آزمایشگاهی: الف) ولتاژ خروجی با افزایش ۲۰ درصدی در مقدار مقاومت بار خروجی، ب) ولتاژ خروجی با کاهش ۲۰ درصدی در مقدار مقاومت بار خروجی.

آزمایش ۵: در این آزمایش تحلیل مقایسه‌ای عملکرد در برابر تغییرات پارامتر سلف در حضور دو کنترل کننده‌ی پیشنهادی و PBC مورد ارزیابی قرار می‌گیرد. پیش از این در مرجع [۲۰]، کنترل کننده‌های کلاسیک نظیر PI، PID، PR و PIR برای تنظیم ولتاژ مبدل DC-DC افزایشده مورد بررسی قرار گرفته‌اند؛ اما در این پژوهش تمرکز بر مقایسه دو روش غیرخطی PBC و CCLPI-PBC است. بدین منظور، رفتار مبدل در شرایطی که مقدار اندوکتانس سلف از ۱۰ میلی‌هانری به ۱ میلی‌هانری کاهش یافته (تغییر شدید پارامتر)، شبیه‌سازی شده است. نتایج حاصل در شکل ۱۴ نمایش داده شده و خلاصه عملکرد کمی دو روش در جدول ۲ ارائه گردیده است. شایان ذکر است که در محاسبه زمان نشست موجود در جدول، از معیار استاندارد باند خطای ۲٪ استفاده شده است.



شکل ۱۴: نتیجه شبیه‌سازی ولتاژ خروجی با تغییر مقدار سلف از ۱۰ میلی‌هانری به ۱ میلی‌هانری

همان‌طور که در نمودار شکل ۱۴ مشخص است، کنترل کننده PBC (منحنی آبی رنگ) در مواجهه با این تغییر پارامتر، دچار ضعف عملکرد شده و نمی‌تواند ولتاژ را روی مقدار مرجع ۵۰ ولت تثبیت کند؛ بطوری که با یک خطای حالت ماندگار قابل توجه،

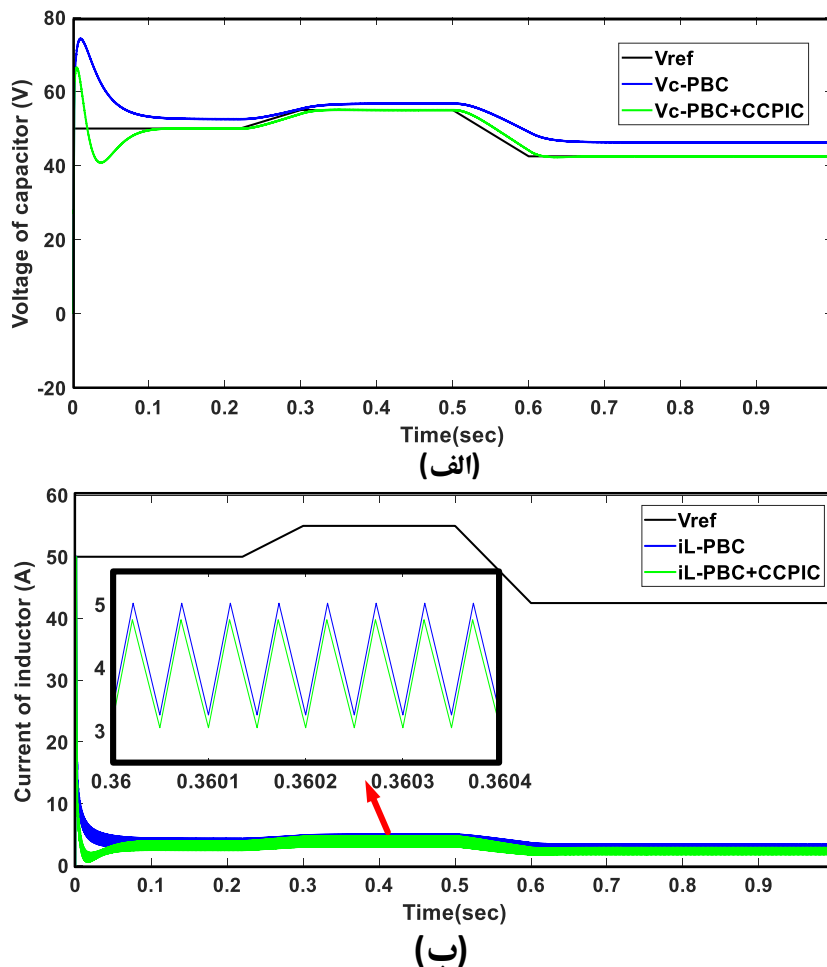
روی ولتاژی بالاتر (حدود ۵۲/۵ ولت) همگرا می شود. در مقابل، کنترل کننده پیشنهادی CCLPI-PBC (منحنی سبز رنگ)، علیرغم تغییر ۱۰ برابری پارامتر سلف، پس از یک زمان گذار بسیار کوتاه، با دقت کامل روی ولتاژ مرجع ۵۰ ولت منطبق می شود.

جدول ۲: مقایسه بین دو کنترل کننده

PBC	PBC+CCLPI	پارامتر
0.0107	0.003284	زمان دامنه پیک (ثانیه)
0.08182	0.01801	زمان نشست (ثانیه)
2.55	0.01	خطا در حالت ماندگار (ولت)

بررسی داده های جدول ۲، برتری چشمگیر روش پیشنهادی را تایید می کند:

- ۱- سرعت پاسخ دهی: زمان نشست در روش پیشنهادی حدود ۰/۰۱۸ ثانیه است که تقریباً ۴/۵ برابر سریع تر از روش PBC (با ۰/۰۸۱ ثانیه) می باشد.
- ۲- دقت ردیابی: مهم ترین شاخصه خطای حالت ماندگار است. در حالی که روش PBC دارای خطای فاحش ۲/۵۵ ولت است، روش CCLPI-PBC این خطا را به مقدار ناچیز ۰/۰۱ ولت کاهش داده است. بنابراین این نتایج به وضوح نشان می دهد که وابستگی روش PBC به پارامترهای دقیق مدل بسیار زیاد است، در حالی که ساختار تطبیقی CCLPI-PBC عملکرد سیستم را در برابر عدم قطعیت های شدید پارامتری کاملاً بیمه می کند. حال اگر مقدار واقعی سلف از ۱۰ میلی هانری به ۱ میلی هانری کاهش یابد، ولتاژ مرجع تغییرات پله ای را تجربه کند. نتایج شبیه سازی ولتاژ خروجی و جریان سلف در شکل ۱۵ نمایش داده شده است. با دقت در شکل ۱۵-الف (نمودار ولتاژ)، مشاهده می شود که کنترل کننده PBC (منحنی آبی) به دلیل وابستگی شدید به پارامترهای مدل، در حضور این تغییر پارامتر دچار خطای فاحش شده و قادر به انطباق با ولتاژ مرجع (منحنی مشکی) نیست (ایجاد آفست ولتاژ). در مقابل، کنترل کننده پیشنهادی CCLPI-PBC (منحنی سبز) با مکانیزم تطبیقی خود، اثر تغییر کاهش ۱۰ برابری پارامتر سلف را خنثی کرده و با دقتی مطلوب، تغییرات ولتاژ مرجع را در تمام سطوح دنبال نموده است. این آزمایش نشان دهنده برتری مطلق روش پیشنهادی در کاربردهای ردیابی ولتاژ تحت شرایط عدم قطعیت است. در جدول ۳ مقایسه ای بین این دو کنترل کننده انجام شده است.



شکل ۱۵: نتایج شبیه‌سازی سناریو ۵، الف) ولتاژ خازن، ب) جریان سلف

لذا با مقایسه کنترل کننده‌های PBC و PBC+CCPIC با اعمال تغییرات در مقادیر سلف و ولتاژ مرجع می‌توان گفت که کنترل کننده PBC+CCPIC بخوبی قادر به ردیابی ولتاژ مرجع بوده در حالی که کنترل کننده PBC ناموفق عمل کرده است. به منظور تبیین جایگاه و برتری روش پیشنهادی، یک مقایسه جامع میان استراتژی کنترلی توسعه یافته (CCLPI-PBC) و سایر روش‌های متداول کنترل مبدل‌های DC-DC در جدول ۳ ارائه شده است.

همان‌طور که در ادبیات موضوع بررسی شده است، کنترل کننده کلاسیک (PI/PID) علی‌رغم ساختار ساده، تنها قادر به تضمین پایداری محلی در اطراف نقطه کار خطی سازی شده است و اغلب در حضور نوسانات شدید بار و عدم قطعیت‌ها، عملکرد مطلوبی از خود نشان نمی‌دهد [۸، ۲۰]. در مقابل، روش‌های غیرخطی نظیر کنترل مد لغزشی (SMC) اگرچه پایداری سراسری و مقاومت بالایی در برابر اغتشاشات دارند، اما ذاتاً دچار پدیده لرزش (Chattering) هستند که پیاده‌سازی عملی آن‌ها را دشوار می‌سازد [۹، ۱۲].

از سوی دیگر، کنترل کننده‌های مبتنی بر غیرفعال بودن (PBC) به دلیل تضمین پایداری مجانبی سراسری بر اساس تحلیل لیاپانوف، گزینه‌ای جذاب محسوب می‌شوند [۱۳، ۱۴]. با این حال، عیب عمده PBC کلاسیک، وابستگی شدید آن به مدل دقیق سیستم است، بطوریکه در صورت بروز عدم قطعیت در پارامترها، سیستم دچار خطای حالت ماندگار قابل توجهی می‌شود و برای رفع این نقیصه معمولاً نیاز به الگوریتم‌های تطبیقی پیچیده است [۱۶، ۱۷]. همچنین، روش‌های هوشمند نظیر شبکه‌های عصبی-فازی، اگرچه انعطاف‌پذیری بالایی دارند، اما اثبات پایداری آن‌ها دشوار بوده و بار محاسباتی سنگینی را به سیستم تحمیل می‌کنند [۴، ۷].

در این پژوهش، روش پیشنهادی (CCLPI-PBC) با تلفیق پایداری سراسری روش PBC و دقت بالای کنترل کننده انتگرالی، موفق شده است بدون پیچیدگی محاسباتی بالا، خطای حالت ماندگار را به طور کامل حذف نماید. همان طور که در جدول ۵ مشاهده می شود، این روش برخلاف رویکرد کلاسیک، پایداری سراسری را تضمین کرده و برخلاف PBC استاندارد، در برابر عدم قطعیت های پارامتری کاملاً مقاوم است. لازم بذکر است در این مقاله، مباحث پایداری ارائه شده تنها برای سیستم حلقه بسته با کنترل کننده PBC در قالب ساختار متمرکز معتبر است. مباحث نظری مربوط به پایداری سیستم کنترل با ساختار آبخاری می تواند به عنوان پیشنهاد برای ادامه کار مطرح گردد.

جدول ۳: مقایسه ای بین کنترل کننده پیشنهادی با دیگر کنترل کننده ها

روش کنترلی	خطای حالت ماندگار	مقاومت در برابر عدم قطعیت پارامتری	پاسخ دینامیکی (زمان نشست)	بار محاسباتی (پیچیدگی اجرا)	تضمین پایداری	چالش اصلی
روش پیشنهادی (CCLPI-PBC)	حذف شده (تقریباً صفر)	بسیار مقاوم	سریع	کم (معادلات جبری)	لیاپانوف	تنظیم ضرایب PI
کنترل مبتنی بر انفعال (PBC)	زیاد (قابل توجه)	حساس (وابسته به مدل)	کند	بسیار کم	سراسری	خطای ایستایی و وابستگی به مدل
کنترل کلاسیک (PI/PID)	حذف شده (به کندی)	ضعیف	متوسط/ادارای فرافروش	بسیار کم	محلی (حول نقطه کار)	کندی پاسخ و عدم پایداری سراسری
کنترل مد لغزشی (SMC)	کم	مقاوم	سریع	متوسط	سراسری	پدیده لرزش (Chattering)
کنترل پیش بین مدل (MPC)	حذف شده	وابسته به دقت مدل	سریع	بسیار زیاد (بهینه سازی آنلاین)	مشروط	حجم محاسبات سنگین و هزینه سخت افزار
روش های هوشمند (فازی)	کم	متوسط	متوسط	زیاد	دشوار در اثبات	عدم تضمین ریاضی پایداری

۶- نتیجه گیری

در این مقاله، یک ساختار کنترلی مقاوم و تطبیق پذیر برای تنظیم ولتاژ مبدل DC-DC افزاینده در حالت هدایت پیوسته (CCM) ارائه و پیاده سازی شد. چالش اصلی در کنترل این مبدل، ماهیت غیرمینیمم فاز آن است که تنظیم مستقیم ولتاژ را دشوار می سازد. برای غلبه بر این چالش و همچنین رفع محدودیت های روش های مبتنی بر مدل، یک روش کنترلی ترکیبی با ادغام کنترل کننده مبتنی بر غیرفعال بودن (PBC) و کنترل کننده حلقه بسته آبخاری مبتنی بر PI (CCLPI) توسعه داده شد. در طرح پیشنهادی، ولتاژ خروجی به صورت غیرمستقیم و از طریق ردیابی دقیق جریان سلف کنترل می شود. تحلیل های ریاضی مبتنی بر تابع لیاپانوف اثبات نمود که قانون کنترلی استخراج شده، پایداری مجانبی سیستم حلقه بسته داخلی (مربوط به PBC) را تضمین می کند.

به منظور اعتبارسنجی عملکرد روش پیشنهادی، یک نمونه آزمایشگاهی با استفاده از پردازنده STM32 ساخته شد و در پنج آزمون سخت گیرانه شامل تغییرات پله ای ولتاژ مرجع، نوسانات ولتاژ ورودی، تغییرات بار و عدم قطعیت های پارامتری مورد ارزیابی قرار گرفت. نتایج مقایسه ای نشان داد که اگرچه کنترل کننده PBC کلاسیک پایداری کلی را حفظ می کند، اما در مواجهه با تغییرات ولتاژ ورودی و مقاومت بار، دچار خطای حالت ماندگار قابل توجهی می شود (به عنوان نمونه افت ولتاژ خروجی به ۲۷ ولت در اثر کاهش ورودی). در مقابل، کنترل کننده پیشنهادی (CCLPI-PBC) با بهره گیری از خاصیت انتگرالی حلقه بیرونی، ضمن حفظ پایداری، خطای حالت ماندگار را به طور کامل حذف کرده و ولتاژ خروجی را دقیقاً بر روی مقدار مرجع ۵۰ ولت تنظیم

می‌نماید. علاوه بر این آزمون‌های مقاوم بودن نشان داد که روش پیشنهادی حساسیت بسیار کمی نسبت به تغییرات پارامترهای داخلی مبدل دارد. نتایج عملی تایید کردند که حتی با اعمال عدم قطعیت ۲۰ درصدی در مقادیر ظرفیت خازنی و مقاومت بار، و همچنین تغییر شدید اندوکتانس سلف (از ۱۰ میلی‌هانری به ۱ میلی‌هانری)، سیستم عملکرد مطلوب و بدون نوسان خود را حفظ می‌کند. بنابراین، رویکرد پیشنهادی بدون تحمیل بار محاسباتی سنگین (برخلاف روش‌هایی نظیر MPC و بدون نیاز به شناسایی دقیق پارامترها)، راه‌حلی کارآمد، ساده و صنعتی برای کاربردهای حساس به نوسانات ولتاژ ارائه می‌دهد. همچنین تحلیل نظری دقیق پایداری سیستم آبخاری با در نظر گرفتن اثرات متقابل دینامیک‌های کوپل شده بین دو حلقه کنترلی، می‌تواند به عنوان موضوعی برای پژوهش‌های آتی مورد بررسی قرار گیرد.

مراجع

1. Sedaghati, F. and S.A. Azimi. *A non-isolated bidirectional dc-dc converter connected to the t-type three level converter for electric vehicle battery charger*. in *2023 13th Smart Grid Conference (SGC)*. . IEEE.
2. Sofiya, S. and S. Sathyan, *A series inductance based three-port isolated hybrid DC-DC converter for microgrid applications*. *Renewable Energy Focus*, 2023. **47**: p. 100501.
3. Waghmare, T. and P. Chaturvedi, *A higher-order sliding mode controller's super twisting technique for a DC-DC converter in photovoltaic applications*. *Energy Reports*, 2023. **9**: p. 581-589.
4. Basha, C.H., et al., *Design of GWO based fuzzy MPPT controller for fuel cell fed EV application with high voltage gain DC-DC converter*. *Materials Today: Proceedings*, 2023. **92**: p. 66-72.
5. Kim, H.-S. and S.-U. Shin, *A High Conversion Ratio DC-DC Boost Converter with Continuous Output Current Using Dual-Current Flows*. *Energies*, 2023. **16**(8): p. 3603.
6. Jung, Y.-H., S.-K. Hong, and O.-K. Kwon, *A high-efficient and fast-transient buck-boost converter using adaptive direct path skipping and on-duty modulation*. *Microelectronics journal*, 2017. **70**: p. 43-51.
7. Wai, R.-J. and L.-C. Shih, *Adaptive fuzzy-neural-network design for voltage tracking control of a DC-DC boost converter*. *IEEE transactions on power electronics*, 2011. **27**(4): p. 2104-2115.
8. Jeong, G.J., I.H. Kim, and Y.I. Son, *Design of an adaptive output feedback controller for a DC/DC boost converter subject to load variation*. *International Journal of Innovative Computing, Information and Control*, 2011. **7**(2): p. 791-803.
9. Robles, J., F. Sotelo, and J. Chavez. *Robust nonsingular terminal sliding mode control with constant frequency for DC/DC boost converters*. in *2020 IEEE 21st Workshop on Control and Modeling for Power Electronics (COMPEL)*. 2020. IEEE.
10. Roy, T.K., et al. *Robust adaptive backstepping sliding mode controller for a DC-DC buck converter fed DC motor*. in *2021 Joint 10th International Conference on Informatics, Electronics & Vision (ICIEV) and 2021 5th International Conference on Imaging, Vision & Pattern Recognition (icIVPR)*. 2021. IEEE.
11. Salimi, M. and S. Siami. *Cascade nonlinear control of DC-DC buck/boost converter using exact feedback linearization*. in *2015 4th International Conference on Electric Power and Energy Conversion Systems (EPECS)*. 2015. IEEE.
12. Singh, S., N. Rathore, and D. Fulwani, *Mitigation of negative impedance instabilities in a DC/DC buck-boost converter with composite load*. *Journal of Power Electronics*, 2016. **16**(3): p. 1046-1055.
13. Sun, S., et al. *An Adaptive Passivity-Based Controller for Boost Converter Supplying Constant Power Load*. in *IECON 2023-49th Annual Conference of the IEEE Industrial Electronics Society*. 2023. IEEE.
14. Gupta, L. and S. Bhandari. *Modelling of Passivity based Controller for Buck Boost Converter*. in *2022 Second International Conference on Next Generation Intelligent Systems (ICNGIS)*. 2022. IEEE.
15. Rodriguez-Cortes, C.J., et al. *Passivity-based control for a high reduction ratio step-down converter in a battery charger application*. in *2024 International Symposium on Electromobility (ISEM)*. 2024. IEEE.
16. He, W., et al., *An adaptive passivity-based controller of a buck-boost converter with a constant power load*. *Asian Journal of Control*, 2019. **21**(1): p. 581-595.
17. Zaidi, A., A. Chaarabi, and N. Zanzouri. *Adaptive Passivity-based sliding mode control of a boost converter with parasitic parameters*. in *5th International Conference on Control Engineering & Information Technology (CEIT-2017) Proceeding of Engineering and Technology-PET*. 2017.
18. Yazici, İ., *Robust voltage-mode controller for DC-DC boost converter*. *IET Power Electronics*, 2015. **8**(3): p. 342-349.
19. Ortega, R., et al., *Euler-Lagrange systems*, in *Passivity-based Control of Euler-Lagrange Systems: Mechanical, Electrical and Electromechanical Applications*. 1998, Springer. p. 15-37.

-
20. Padhmanabhaiyappan, S., R. Karthik, and K. Ayyar. *Investigation of controllers for dc-dc boost converter*. in *2018 International Conference on Power, Energy, Control and Transmission Systems (ICPECTS)*. 2018. IEEE.